

## J-PARC RCS 主電磁石電源制御系の更新

### RENEWAL OF CONTROL SYSTEM OF THE J-PARC RCS MAGNET POWER SUPPLY

渡辺泰広<sup>#,A)</sup>, 柳橋孝則<sup>A)</sup>, 小松崎誠<sup>B)</sup>

Yasuhiro Watanabe<sup>#,A)</sup>, Yanagibashi Takanori<sup>A)</sup>, Makoto Komatsuzaki<sup>B)</sup>

<sup>A)</sup> Japan Atomic Energy Agency

<sup>B)</sup> Aimusu

#### Abstract

J-PARC RCS accelerates a high-intensity proton beam from 400 MeV to 3 GeV at a repetition rate of 25 Hz. The main magnet system of the RCS is composed of a family of dipole magnets and seven families of quadrupole magnets excited by eight independent resonant circuits. The current control system of the main magnet power supply requires high-precision tracking control between different magnet families. The original control system of the main magnet power supply had been operated without major problems for fifteen years since the start of operation of the RCS, while the control system component is obsolete. We developed a new power supply controller based on SoC FPGA. The controller consists of a main board and four daughter boards and all functions required for current control of the power supply are installed in a 19-inch rack 2U control unit.

#### 1. はじめに

J-PARC 3 GeV シンクロトロン(RCS)は、繰り返し周波数 25 Hz で 400 MeV から 3 GeV まで加速する速い繰り返しの陽子シンクロトロンである。RCS の主電磁石は、1 ファミリー 24 台の偏向電磁石と、7 ファミリー 60 台の四極電磁石から構成され、8 つの独立した共振回路[1-3]により励磁される。RCS 主電磁石の磁場波形は、直流バイアスされた 25 Hz の正弦波交流であり、各電磁石ファミリの電磁石磁場を高精度でトラッキング制御する必要がある。

現在の RCS 主電磁石電源電流制御システムは、J-PARC の建設期に設計、製作され、2007 年の RCS ビーム調整開始から今日まで 15 年にわたり運用されてきた。また、2010 年に導入した六極電磁石電源[4]の制御システムも、主電磁石電源制御システムのハードウェアを流用して構築している。しかし、現在ではハードウェアとして古く機能を拡張することが困難であることや、使用する電子部品の一部が生産中止となり予備品の製作が難しくなっていることから、電源制御システム全体の更新を検討している。

現在の電源制御システムは、これまで大きなトラブルもなく安定に動作しているが、運用において以下の問題が明らかとなっている。

- VME バスを用いた古い規格を使用しており、最低限の制御システムを構成する場合でも VME シャーシと CPU ボードが必要となる。
- 1 台の電磁石電源を制御するためのハードウェアが制御盤と電源盤の 2 か所に分散しており、トラブルが生じた場合の原因究明の妨げとなっている。
- 電磁石電源ごとに要求されるサンプリング周波数や垂直分解能が異なるため、仕様の異なるハードウェアを用意する必要がある。

現在運用している電源制御システムを開発した当時と比較すると、半導体の動作周波数や集積密度が向上し

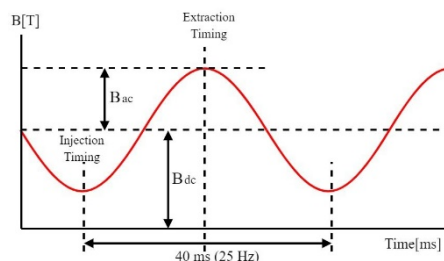


Figure 1: Excitation pattern of RCS main magnets.

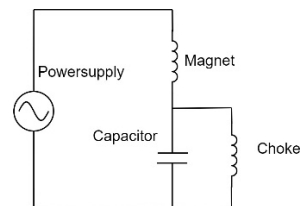


Figure 2: Equivalent circuit of the resonant circuit in RCS main magnet power supplies.

ているため、現在の半導体技術を用いて同一の機能を持つ制御装置に置き換えた場合、大幅な小型化、簡素化が可能である。そのため、今回新たに開発した電源制御システムは、全体の制御に SoC FPGA を用いて電源制御に必要なすべてのハードウェアを 19 インチラック 2U サイズの制御ユニットに集約した。この制御ユニットは、電源盤に内蔵することを前提とするため、電源 1 台に対して制御ユニット 1 台という構成にした。さらに、全体の制御を担う主基板と、個別の機能を実現する拡張基板を分離し、拡張基板と FPGA のファームウェアを交換することにより、他電源や他の用途に流用できるような構成としている。

<sup>#</sup> yasuhiro.watanabe@j-parc.jp

## 2. RCS 主電磁石電源の電流制御システム

Figure 1 に RCS 主電磁石の励磁パターンを、Fig. 2 に RCS 主電磁石電源で使用する共振回路の等価回路を示す。電磁石磁場波形は、直流バイアスされた 25 Hz の正弦波交流波形であり、1 周期の最少磁場でビームを注入し最大磁場でビームを取り出す。電磁石はインダクタンス負荷であるため、繰り返し周波数を大きくすると、励磁に必要な所要電圧が大きくなる。そのため、電磁石に対して直列に共振コンデンサを接続し、さらに直流成分をバイパスさせるため、共振コンデンサに対して並列にチョークトランスを接続した共振回路を構成する。ここで、共振回路の共振周波数をシンクロトロン運転周波数 25 Hz と一致させることにより、電源側から見た共振回路のインピーダンスは、運転周波数で最小となるため、純抵抗成分のみの電源電圧で 25 Hz の交流励磁が可能となる。

RCS の主電磁石は偏向電磁石 1 ファミリ、四極電磁石 7 ファミリから構成されており、それぞれ独立した共振電源で励磁することから、電磁石ファミリー間の高精度な磁場トラッキング制御が必要となる。電磁石の電流と磁場は非線形な関係であり、高精度磁場トラッキング制御を行うためには、電磁石の磁場測定から得られた飽和特性や渦電流特性を考慮した磁場-電流変換テーブル[5]を用いて電流設定値を生成する必要がある。

Figure 3 に、RCS 主電磁石電源の電流フィードバック制御のブロック図を示す。

磁場設定値として、磁場パターンの直流成分  $B_0$ 、基本波(25 Hz)交流成分  $B_1$ 、基本波位相成分  $\theta_1$  が、EPICS を経由して与えられる。この 3 つの磁場設定値から、磁場-電流変換テーブルにより、電流設定値として直流設定値  $I_0$  と基本波振幅設定値  $I_1$ 、基本波位相設定値  $\theta_1$ 、2 次～10 次までの高調波振幅値  $I_2 - I_{10}$ 、と位相値  $\theta_2 - \theta_{10}$  に変換される。これらの電流設定値と電源の出力電流値が一致するよう、以下に述べる 2 つの電流フィードバック制御を行う。

電流フィードバック制御では、外乱による出力電流変動を抑制すると同時に、制御偏差を低減させなければならない。電流フィードバック制御は、①電磁石電源内部のアナログ回路による電流フィードバック制御と、②計算機による電流フィードバック制御から構成されている。①のアナログ回路による電流フィードバック制御は、受電電圧変動などの速い外乱を抑制するためのものであり、

16 bit, 100 kHz 電流指令パターンを DAC によりアナログ変換した信号  $I_r$  と、電磁石電源の DCCT から検出した出力電流信号  $I_m$  との差分をとり、PI 制御を介して電磁石電源の電圧指令信号  $V_r$  を生成している。①のフィードバック制御は、PI 制御のゲインを大きくすることにより電流偏差を減らすことができるが、制御ゲインを大きくすると高周波の電流リップルを増大させる問題が生じる。電流リップルが増大しないよう PI 制御のゲインを適切に設定すると、①の電流フィードバック制御のみでは、 $10^{-3}$  レベルの電流偏差が生じる。これは、 $10^{-5}$  レベルのトラッキング精度が要求されるシンクロトロン用電磁石電源としては不十分である。

②計算機による電流フィードバック制御は、①の電流フィードバック制御を補うための制御であり、温度変化などの遅い外乱を抑制するため、電流設定値と出力電流値が一致するように、電源に与える電流指令値に対して補正を加えている。補正を行う制御周期は 20 秒に設定している。②の電流フィードバック制御では、垂直分解能 16 bit、サンプリング周波数 100 kHz の ADC で出力電流信号  $I_m$  を 1 秒間(25 サイクル)サンプリングしたデータを FFT 解析して、出力電流の基本波振幅  $I_{m1}$  と、基本波位相値  $\theta_{m1}$  のみフィードバック制御を行う。一方、直流電流値や、高調波電流値、位相値はフィードバックを行わず、定常偏差を補正するためのオフセット値を加えたフィードバック制御としている。

基本波成分のみフィードバック制御をする理由は、温度変化による遅い外乱の大半は、屋外に設置している共振コンデンサの温度変換で生じる静電容量変動によるものであり、共振周波数である基本波成分のみが影響を受け、直流成分や高調波成分はほとんど影響を受けないためである。

## 3. 現行制御システムのハードウェア構成

Figure 4 に、現在運用している主電磁石電源制御システムを示す。本システムは、タイミングユニット、RPO (Rapid Pattern Output)、波形レコーダから構成されており、各機器は Ethernet を介して制御用 PC から制御される。

タイミングユニットは、J-PARC のタイミングシステムから供給されるクロック信号(12 MHz)とトリガ信号(25 Hz)を元に、次に述べる RPO や波形レコーダで使用する共通のクロック信号(100 kHz)とトリガ信号(25 Hz)を作成する。

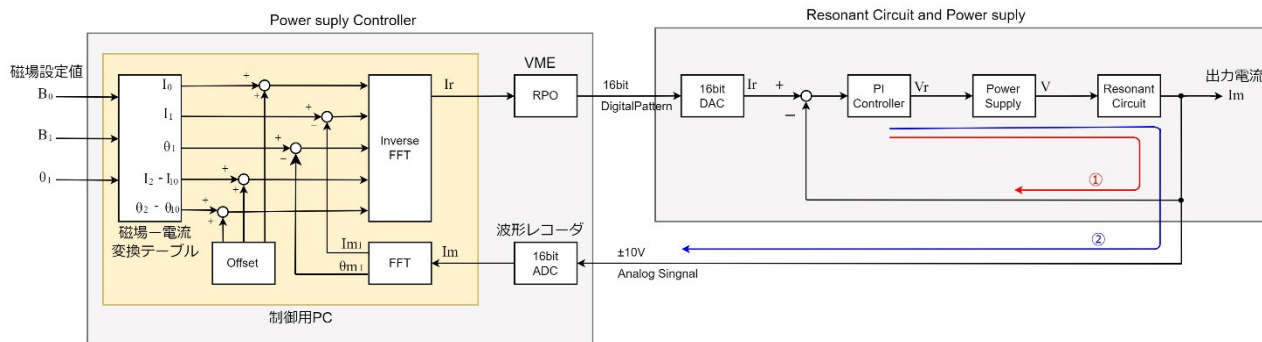


Figure 3: Block diagram of the magnet current control in RCS main magnet power supplies.

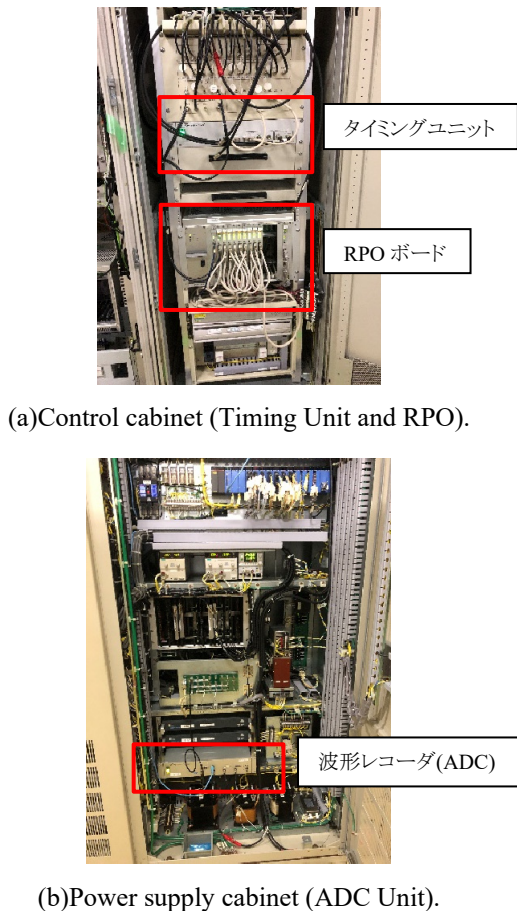


Figure 4: Control system of RCS main magnet power supplies.

RPO は、16 bit、100 kHz、RS422 仕様の高速デジタル出力を 1ch 内蔵している VME 規格のボードであり、タイミングユニットから供給されるクロック信号とトリガ信号に同期して、電源に与える電流指令パターンを出力する。RCS の主電磁石電源は全 9 台あることから、9 枚の RPO ボードと 1 枚の CPU ボードを共通の VME クレートに実装している。

波形レコーダは、垂直分解能 16 bit、サンプリング周波数 100 kHz の ADC を 2ch 内蔵しており、タイミングユニットから供給されるクロック信号とトリガ信号に同期して、電磁石電源の出力電流と出力電圧をモニタする。

各ハードウェアの設置場所は、タイミングユニットと RPO ボードを搭載した VME クレートは、制御用の 19 インチラックに設置する一方、波形レコーダは電源に内蔵している DCCT からの出力電流信号を入力する必要があることから、DCCT の近傍である電源盤内に設置している。

#### 4. 新電源制御ユニットのハードウェア構成

Figure 5, 6 に、今回開発した電源制御ユニットのハードウェア構成を示す。本システムは、全体の制御を担う主基板と、個別の機能を実現するための 4 枚の拡張基板(パターン出力基板 2 枚、ADC 基板 1 枚、DIO 基板 1

枚)から構成されており、19 インチラック規格の 2U サイズにすべてのプリント基板を収納しており、信号の取り合いは正面パネルのみで行う。

##### 4.1 主基板

主基板は、SoC FPGA と各種メモリ、周辺ペリフェラルを実装しており、拡張基板を接続するため 4 つのスロットを設けている。SoC FPGA には Zynq-7000 を用いている。Zynq-7000 は、Processing System(PS)と Programmable Logic(PL)から構成されており、PS-PL 間は AXI バスにより高速データ転送が可能である。

PS は、Arm Cortex-A9 Dualcore を中心とした CPU コアと、メモリインターフェイス、IO ペリフェラルから構成されており、メインメモリとして DDR3(1 GB)、データ保存用メモリとして eMMC(32 GB)、起動時に使用するブート用メモリとして SDCARD、QSPI Flash(128 MB)、外部装置との通信用として Ethernet や UART と接続している。PS では OS として Petalinux を用いており、OS 上で PL 側のロジック回路を制御するためのソフトを動かしている。

PL は、拡張基板を制御するための専用ロジック回路を動かしており、IO ピンを介して拡張基板と接続している。PL で使用するクロック信号とタイミング信号は、4ch の光レーザと 1ch の SFP モジュールから供給される。光レーザにはクロック信号(12 MHz)、トリガ信号(25 Hz)、MLF/MR の切り替え信号を入力する。本装置は、電源盤に内蔵して使用することから、タイミング系の入力信号はすべて光ファイバーを用いている。

##### 4.2 パターン出力基板

パターン出力基板は、現在運用している電源制御システムの RPO ボードに相当し、タイミング信号に同期した、最大 20 bit の指令パターンを出力する。パターン出力のクロック周波数は、電源の仕様に合わせて、100 kHz、200 kHz、500 kHz、1 MHz から選択できる。パターン出力基板には、主基板と拡張基板の間を絶縁するためのアイソレータと、RS422 トランシーバが実装されている。

主電磁石電源では、電源に与える指令パターンは電流指令パターンのみであるが、電圧指令パターンが要求されるパターン電源もあるため、パターン出力基板は 2 枚実装している。

パターン出力基板は、RCS で使用する他のパターン電源でも使用できるよう、(1)正弦波モードと(2)任意波形モードの 2 つのモードが選択できる。

(1)正弦波モードは、RCS の主電磁石電源のような共振電源で使用する。共振電源では、電源容量は共振回路の抵抗成分のみしか持たないため、急峻な電流変化をさせようとすると、過電圧や過電流が生じる。これを避けるため、電磁石電流値が定常状態に達するまで、徐々に電流振幅を増加させる必要がある。そのため、電流パターンの立ち上げ及び立ち下げ時には、電流パターンが不連続とならないよう制御している。

(2)任意波形モードは、トリガ毎に波形パターンを任意に変更できるモードである。RCS のパターン電源の中には、ビームの行き先が MLF と MR で異なる励磁パターンが要求される場合がある。パターンの切り替えは、主基板に入力される、MLF/MR 切り替え信号で切り替えることができる。

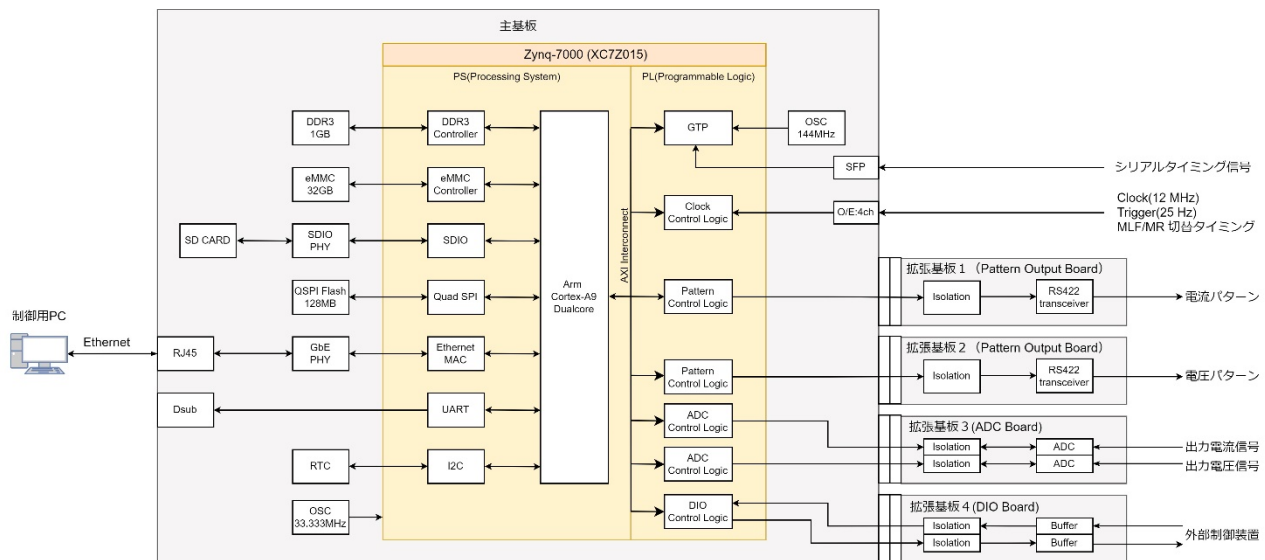


Figure 5: Block diagram of the new power supply controller.

### 4.3 ADC 基板

ADC 基板は、現在運用している電源制御システムの波形レコーダに相当し、電磁石電源の出力電流、出力電圧信号をモニタするため、垂直分解能 18 bit, 最大サンプリング周波数 1MHz の ADC を 2ch 内蔵している。サンプリング周波数は電源の仕様に合わせて、100 kHz, 200 kHz, 500 kHz, 1 MHz から選択できる。サンプリングされた波形データは、AXI バスを介して PS 側のメインメモリに保存され、この波形データは、Ethernet を経由して外部から取り出しできる。メインメモリには、1ch 当たり最大 10 秒まで波形データの保存ができる。

### 4.4 DIO 基板

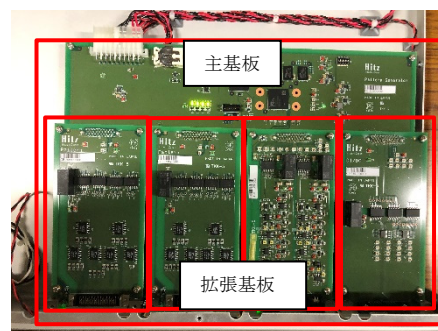
DIO 基板は、外部から制御ユニットを直接操作するために設けられており、デジタル入力 8ch, デジタル出力 8ch から構成されている。

## 5. 単体動作試験

実際の電磁石電源に組み込む前に、単体での動作確認を行った。制御用 PC から Ethernet を介した遠隔制御により、パターン基板, ADC 基板, DIO 基板の動作確認を行った。

## 6. まとめ

本論文では、現在運用している J-PARC RCS の主電磁石電源制御システムを代替する、新たな電源制御システムを開発した。本システムは、19 インチラック 2U サイズに、電源の電流制御に用いるすべてのハードウェアを収納することにより、現在運用しているシステムと比較して、大幅な小型化と簡素化を実現した。今後は、実際の電磁石電源と組み合わせる通電試験を行い、性能を評価する。



(a) Main board and four daughter boards.



(b) Front Panel.

Figure 6: New power supply controller.

## 謝辞

本システムの開発にあたって、日立造船株式会社の山本氏, 河村氏, 石坂氏, 向井氏にご協力いただきました。誠にありがとうございました。

## 参考文献

- [1] Y. Watanabe *et al.*, “Power Supply Systems for Rapid Cycling Synchrotron”, IEEJ Trans. IA, Vol.126, No.5, 2006.
- [2] Y. Watanabe *et al.*, “Suppression scheme of COD variation caused by switching ripple in J-PARC 3GeV Dipole Magnet Power Supply”, Proceedings of IPAC2010, 3242-3244.
- [3] Y. Watanabe *et al.*, “Development of a Feedback Control System for Resonant Power Supplies in the J-PARC 3-GeV Synchrotron”, Proceedings of IPAC2013, 672-674.
- [4] Y. Watanabe *et al.*, “Rapid-Cycling Power Supplies for the J-PARC RCS Sextupole Magnets”, Proceedings of IPAC2011, 3338-3340.
- [5] Y. Watanabe *et al.*, “速い繰り返しの電磁石における高精度トラッキング制御”, Proceedings of the 10th Annual Meeting of Particle Accelerator Society of Japan, 538-540.