

# J-PARC 加速器用イグナイトロン代替半導体スイッチの開発 DEVELOPMENT OF IGNITRON ALTERNATIVE SEMICONDUCTOR SWITCH FOR J-PARC ACCELERATOR

小野礼人<sup>#</sup>, 高柳智弘, 植野智晶, 堀野光喜, 山本風海, 金正倫計

Ayato Ono<sup>#</sup>, Tomohiro Takayanagi, Tomoaki Ueno, Koki Horino, Kazami Yamamoto, Michikazu Kinsho  
J-PARC/JAEA

## Abstract

The ignitron is a high current, high voltage discharge switch. J-PARC uses an ignitron switch as the klystron power source clover device used for LINAC high frequency source for acceleration. Ignitron uses mercury, which is of limited use worldwide, and is expected to be discontinued in the future. Therefore, we have developed a semiconductor switch for ignitron substitution using MOS gate thyristors. In order to be used as a crowbar device, a switch capable of resisting an operating output of 120 kV, 40 kA, 50  $\mu$ s is required. We have developed an oval type substrate module that achieves an operating output of 3 kV, 40 kA, 50  $\mu$ s per substrate. The four oval type substrate modules were connected in series in four and the operation output of 12kV and 40kA was confirmed. The output test result will be reported. Finally, 40 pieces of this circuit board are stacked to output 120 kV and 40 kA.

## 1. はじめに

大電流・高電圧の放電スイッチとして、イグナイトロンがある。J-PARC[1]では、LINAC の加速器用高周波源で使用するクライストロン電源[2]のクローバー装置[3]のスイッチにイグナイトロンを用いている。イグナイトロンは、世界的に使用が制限されている水銀を使用しており、将来的に製造中止が見込まれている。そこで、MOS ゲートサイリスタを用いたイグナイトロン代替用半導体スイッチを開発している[4-6]。本機器をクローバー装置で実装するためには、120kV、40kA、50 $\mu$ s の動作出力が必要である。そこで、1 枚当たり、3kV、40kA、50 $\mu$ s の動作出力を実現するオーバル型基板モジュールを開発した。このオーバル型基板モジュールを 4 枚直列に接続し、12kV、40kA の動作出力試験をおこなった。仕様を満足する性能を確認したので、出力試験結果について報告する。最終的には、本基板モジュールを 40 枚積み重ねて定格 120kV、40kA の出力を目標とする。

## 2. イグナイトロン代替用半導体スイッチ

### 2.1 概要

パワー半導体素子には、IXYS 製 MOS ゲートサイリスタ MMIXH60N150V1 を使用した。素子パラメータは、1500V、パルス幅 10 $\mu$ s の場合の耐パルス電流は 11.8kA である。パルス幅 50 $\mu$ s の場合の耐パルス電流は、 $I^2t$  換算が成り立つと仮定し 5.3kA(50 $\mu$ s)と試算した。素子単体に印加される電圧は、40 枚で 120kV から 1 枚当たり 3kV とした。素子単体の定格電圧は裕度を持たせ 1.5kV とし、基板モジュール 1 枚当たりの単回路の素子構成は 3 直列とした。

また、モジュール基板 1 枚当たりの素子を 16 並列とした。これにより、素子単体に流れる電流は 40kA/16 並列

=2.5kA となり、試算した耐パルス電流 5.3kA の 47%の電流裕度の設計とする。

○モジュール基板 1 枚当たり 3kV/40kA/50 $\mu$ s  
3 直列 16 並列(48 素子)

○定格(全体構成時)120kV/40kA の構成  
120 直列 16 並列(1920 素子)

モジュール基板 1 枚の回路ブロック図を Fig. 1 に、外観図を Fig. 2 に、直列 4 段積みを外観を Fig. 3 に示す。

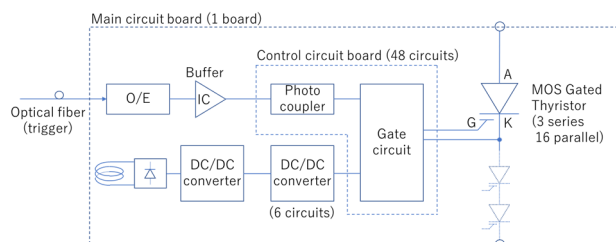


Figure 1: Circuit block diagram.

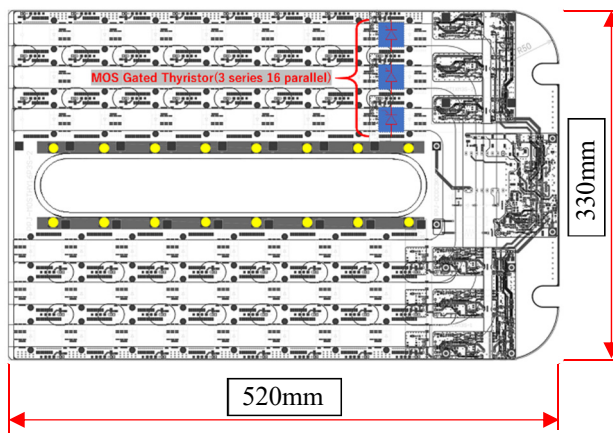


Figure 2: Board appearance.

<sup>#</sup> onoayato@post.j-parc.jp

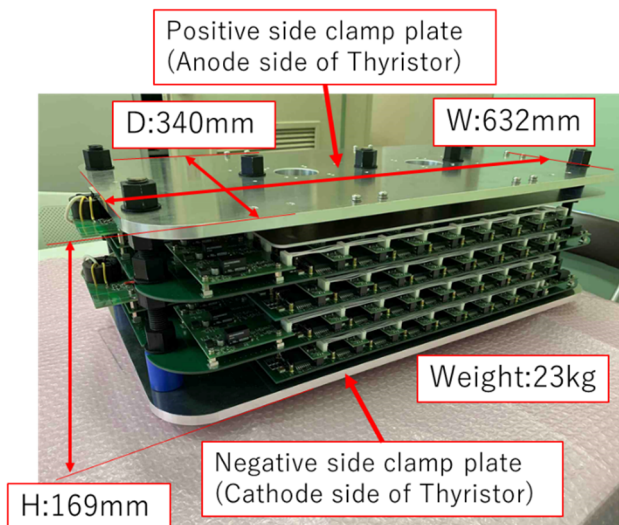


Figure 3: Appearance of serially stacked boards.

## 2.2 基板モジュール単体試験

基板モジュールを4枚(#1~#4)製作し、基板1枚の単体試験を行い性能と単体誤差の確認を行った。試験回路と試験時の測定箇所をFig. 4に示す。放電用コンデンサに充電し、基板モジュールでスイッチ動作をさせた時の出力電流を測定した。結果については、2.3項と2.4項で説明する。

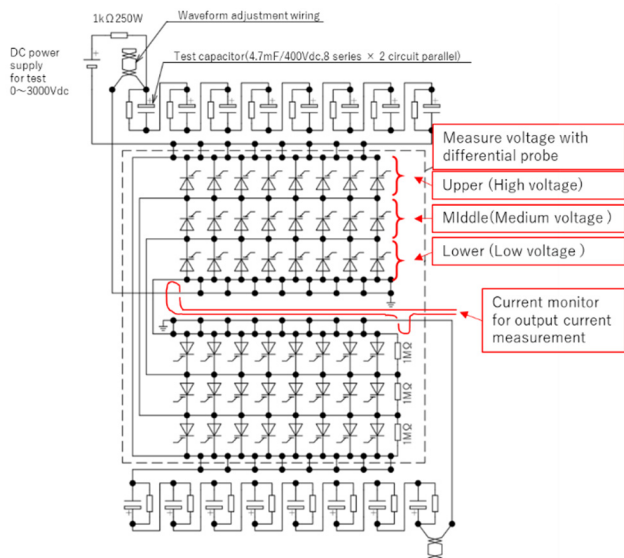


Figure 4: Test circuit diagram.

## 2.3 直流分担電圧確認結果

3直列のMOSサイリスタのアノード側(アース点)を基準とし、基板モジュール全体の充電電圧を高圧プローブで測定した。また、直列に接続したサイリスタ素子の各段(上段:高圧・中段:中圧・下段:低圧)の両端電圧を差動プローブで測定し、直流分担電圧の割合を確認した。測定箇所はFig. 4を参照する。充電電圧3kVに対する各素子の分担電圧測定結果をTable 1に示す。

Table 1: DC Shared Voltage Measurement Result

Board module No.	Upper (High voltage)		Middle(Medium voltage)		Lower (Low voltage)	
	Measured value (V)	Ratio to charging voltage (setting 3kV) (%)	Measured value (V)	Ratio to charging voltage (setting 3kV) (%)	Measured value (V)	Ratio to charging voltage (setting 3kV) (%)
#1	-993	33.2	-996	33.4	-1034	34.6
#2	-991	33.1	-1000	33.5	-1036	34.6
#3	-991	33.1	-1000	33.4	-1035	34.6
#4	-1002	33.4	-1006	33.6	-1046	34.9

3kV 充電時の各段の MOS ゲートサイリスタ A~K 間の直流分担電圧比は、均等分圧値:1kV (33%)の+1.6%~-0.2%の範囲となった。また、MOS ゲートサイリスタ素子単体に印加される定格電圧 (1kV)を大きく超えるものはなかった。

## 2.4 並列電流分担確認と充放電動作確認結果

40kA 出力時の出力動作確認、全体電流、及び、Fig. 5に示す基板モジュールの接触ポスト(#1~#8と#9~#16)に流れる分担電流を測定した。試験回路はFig. 4に従う。全体電流 40kA に対する各接触ポストの分担電流割合の結果をTable 2に示す。また、Table 2の電流分布をグラフで比較したものをFig. 6とFig. 7にそれぞれ示す。

Yellow (#1~16) are contact posts. :  
Current sharing measurement point.

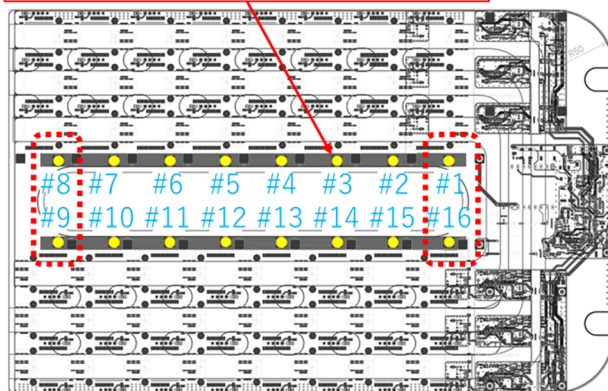


Figure 5: Current sharing measurement point.

Table 2: Current Sharing Measurement Result

Contact post #	#8	#7	#6	#5	#4	#3	#2	#1
Board #1	8.1%	6.3%	6.3%	5.4%	6.5%	6.1%	6.6%	7.9%
Board #2	8.0%	6.8%	5.0%	6.1%	6.2%	6.5%	6.3%	6.8%
Board #3	8.1%	6.3%	7.0%	6.3%	6.0%	6.3%	6.6%	7.5%
Board #4	8.5%	6.6%	6.6%	5.1%	7.3%	5.4%	6.4%	7.1%
Contact post #	#9	#10	#11	#12	#13	#14	#15	#16
Board #1	8.3%	6.3%	6.3%	5.5%	5.3%	5.9%	6.5%	8.8%
Board #2	7.3%	6.3%	5.6%	5.8%	5.7%	6.1%	6.3%	7.9%
Board #3	8.3%	6.1%	5.7%	5.7%	5.7%	5.7%	7.6%	6.7%
Board #4	7.7%	6.2%	6.5%	7.1%	4.4%	7.2%	6.9%	8.0%

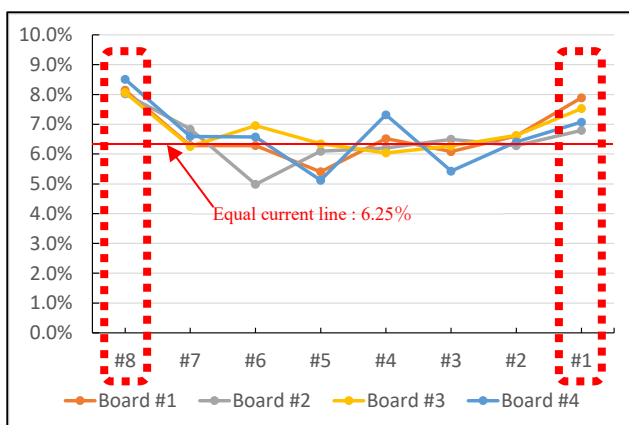


Figure 6: Current distribution of contact posts (#8~#1).

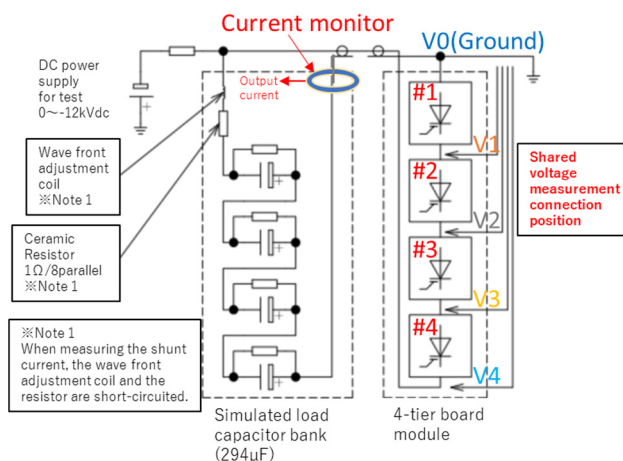


Figure 8: 4 stack test circuit.

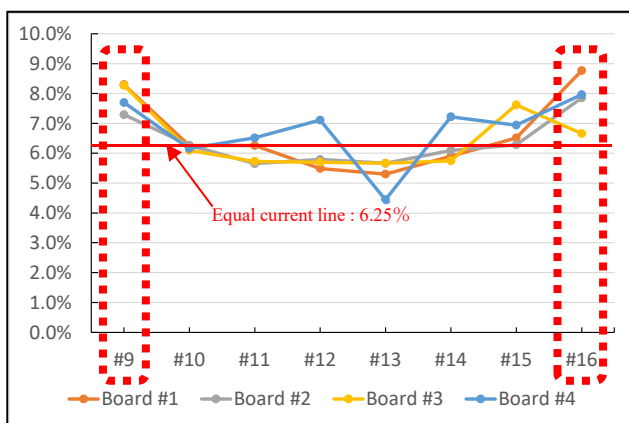


Figure 7: Current distribution of contact posts (#9~#16).

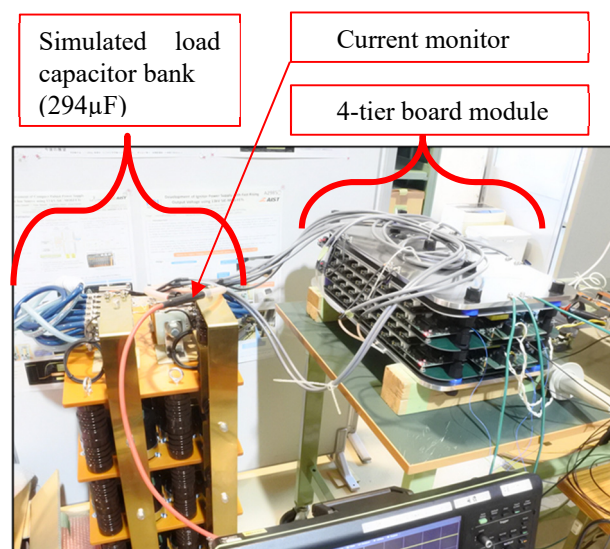


Figure 9: 4 stack test settings.

定格電流 40kA 出力時に 16 並列回路が均等に分流した場合の 6.25% (40kA/16 並列回路=2.5kA=6.25%) に対し、+2.55%~-1.85%の範囲となった。並列分担電流の最大の個所で 3.5kA(8.8%)@#16 となるが、試算した耐パルス電流 5.3kA(50μs)に対して 66%となり、裕度は十分にあると考えられる。また、電流出力回路の端部 (Table 2 および Figure 6, 7 の赤点線部分:#1、#8、#9、#16) の分流値が均等値よりも大きくなる傾向が見られた。しかし、40kA 出力動作を 10 回繰り返しても異常な発熱や素子が短絡故障する等の問題は無く、すべて正常に動作した。

### 2.5 4 段積み基板モジュール充放電試験

基板モジュール 4 枚 (#1~#4) を直列回路で 4 段積みとし、12kV、40kA で充放電試験を行った。4 段積み試験回路を Fig. 8 に示す。また、試験の全景を Fig. 9 に示す。12kV を充電する模擬負荷のコンデンサバンク (294μF) は、4.7mF/400V のものを 8 直列×2 回路並列とし、それを 4 段積みにした。

12kV 充電時の出力電流波形を Fig. 10 に示す。出力ピーク電流は 41kA、出力電流の半値幅は 65.2μs であった。40kA、50μs の動作出力の性能を満足する結果が得られた。

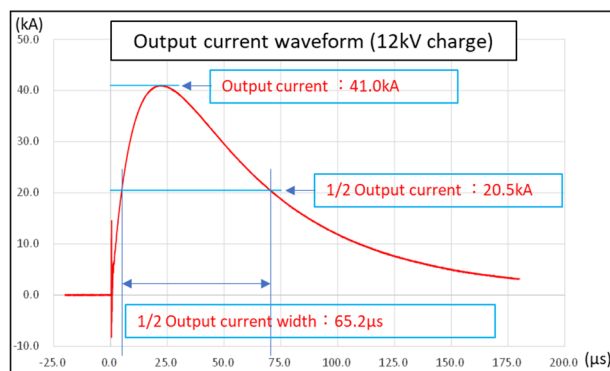


Figure 10: Output current waveform (12kV charge).

12kV、41kA 出力時の各基板モジュール間の電圧分担の測定結果を Fig. 11 に示す。



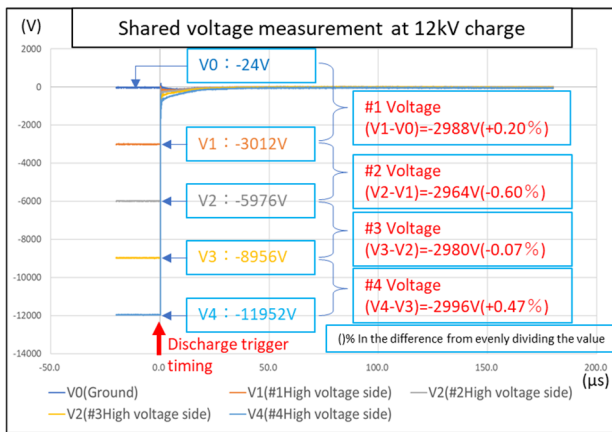


Figure 11: Measurement result of voltage sharing of each board.

基板モジュール間の直流電圧分担比の測定結果は、均等分圧値で $(V4-V0)/4=-2.982\text{kV}$  の $+0.47\% \sim -0.60\%$  の範囲となり、電圧範囲は $2.996\text{kV} \sim 2.964\text{kV}$  であった。基板モジュールの定格電圧( $3\text{kV}=1\text{kV}/1\text{素子} \times 3$  直列)を超えるものはなかった。

また、 $12\text{kV}$ 、 $41\text{kA}$  の出力動作を 20 回繰り返しても異常な発熱や素子が短絡故障する等の問題は無く、すべて正常に動作した。

### 3. まとめ

基板モジュール( $3\text{kV}$ 、 $40\text{kA}$ )を直列 4 段積みとし、LINAC のイグナイトロンスイッチの定格( $120\text{kV}$ 、 $40\text{kA}$ )電圧に対して 1/10 スケール( $12\text{kV}$ 、 $40\text{kA}$ )での動作性能( $12\text{kV}$ 、 $40\text{kA}$ 、 $50\mu\text{s}$ )を確認することができた。

今後の試験では、基板モジュールの直列段積み数を増やしていくと高電圧化(定格  $120\text{kV}$ )していく為、高圧部の絶縁設計を考慮する必要がある。例えば、基板モジュール内の制御系駆動電圧の供給は、自己給電方式(自身の基板モジュールに印加される充電電圧より制御系駆動電圧を得る)を検討している。本方式の実現に向け、定電流回路を備えた自己給電回路の検討を行う。ただし、定電流回路を採用した場合、自己給電回路の発熱が大きくなる為、自己給電開始電圧の閾値を高くするなどの検討も必要になる。

また、高電圧領域での出力動作の確認を行い、直流分担電圧比や並列分担電流比等が高電圧領域でも正常に動作をするか評価する。更に、実機での実現を見据え、特に、 $120\text{kV}$  という超高電圧時の絶縁対策と、既存のシステムとの互換性を考慮し、イグナイトロン代替用半導体スイッチ( $120\text{kV}$ 、 $40\text{kA}$ )を収納するための高耐圧ケースの設計を進める。

### 謝辞

開発と試験に協力頂いた株式会社パルスパワー技術研究所の皆様に深く感謝する。

開発に協力頂いた J-PARC の篠崎信一氏、不破康裕氏、リニアック RF グループの皆様に深く感謝する。

### 参考文献

[1] <http://j-parc.jp/c/index.html>

- [2] M. Kawamura *et al.*, “J-PARC リニアック用クライストロン電源システムの現状 2013”, Proceedings of PASJ2013, SAP061.
- [3] M. Kawamura *et al.*, “UHF クライストロン電源の大電力試験”, Proceedings of the 18th Linear Accelerator Meeting in Japan, Tsukuba, 21-23 July 1993, pp202-205.
- [4] T. Takayanagi *et al.*, “パワー半導体を用いたキッカー用パルス電源とイグナイトロン代替スイッチの開発”, Proceedings of PASJ2019, THOH02.
- [5] A. Ono *et al.*, “J-PARC 加速器用イグナイトロン代替半導体スイッチと新キッカー電源の開発”, Proceedings of PASJ2019, WEPH038.
- [6] H. Mori *et al.*, “イグナイトロン代替半導体スイッチの開発”, Proceedings of PASJ2019, WEPH007.