

RF LOW LEVEL CONTROL SYSTEM AT SCSS PROTOTYPE ACCELERATOR

T. Ohshima^{A)*}, H. Maesaka^{B)}, N. Hosoda^{A)}, T. Fukui^{A)} and Y. Otake^{B)}

^{A)}JASRI/SPring-8, 1-1-1 Kouto, Sayo, Hyogo, 679-5198

^{B)}RIKEN/SPring-8, 1-1-1 Kouto, Sayo, Hyogo, 679-5198

Abstract

The constriction of XFEL facilities is under progress at the SPring-8 site. The SCSS prototype accelerator to check the feasibility of XFEL is in operation. And the amplification of VUV light having a wavelength of 49nm was observed in June. The stability and controllability requirements on an RF phase and amplitude, concerning with the RF system of the prototype accelerator, are less than 1degree and 0.3%. To satisfy the requirements, we developed a low noise RF signal source, and an IQ (In phase and in Quadrature) modulator and an IQ demodulator. The RF phase and amplitude are controlled by the IQ modulator. The detection of them are performed by using the IQ demodulator. Both IQ functions of them are handled by VME DAC and ADC boards developed by us. Furthermore, the DAC module can handle the adaptive control method. We confirmed, that these instruments satisfied the requirements, by the beam test. The configuration of the RF low level system, its performance, and the preliminary results of the adaptive control experiment are described in this paper.

SCSS試験加速器のRFローレベルシステム

1. はじめに

XFELを目指した8GeVの加速器の建設計画が現在SPring-8のサイトで進められている。^[1] この8GeVの装置を実証するために、250MeVの試験加速器が建設され 6月にはVUV(49nm)の光の増幅が確認された。この試験加速器では、安定な光の増幅を行うためにRFの位相変動を1度以下、加速電圧変動を0.3%以下に抑えなければならない^[2]。またXFELにおいては、さらに1桁以上それぞれの変動を抑える必要がある。そのために我々は低位相ノイズの基準RF信号源を開発した。また加速空洞のパルス(2 μ s幅ほか) 励振信号の位相、振幅を変調するために、高速のDA変換器およびIQ変調器を、クライストロン出力、反射信号、空洞ピックアップなどのパルス信号の振幅、位相の検出を行うためにAD変換器とIQ検出器を開発した。

RFパルス信号の振幅、位相についてパルスの繰り返し周波数(60Hz最大)の1/2より低い周波数では設定値に対する帰還制御可能で、誤差を低減できる可能性がある。しかし、2 μ sの幅をもつパルス信号に対してMHz近傍のランダムなノイズを帰還制御で減少させることは不可能なため基準信号発生器のノイズを低減することは非常に重要である。また、半導体増幅器のパルス毎の温度変化、クライストロン高圧電圧のリップルなどによるパルス内での再現性を持つ振幅と位相の偏差は、その偏差を打ち消すような波形でIQ変調を行う補償制御を行うことにより誤差の低減ができる可能性がある。今回開発したDAなどには、この補償制御を可能にする機能が組み込まれている。以下では、これらの機器について行った性能評価試験の結果および、予備的な補償制御の実験結果について報告する。

2. 機器の構成および性能

SCSS試験加速器では4種類の周波数の加速空洞が用いられている。それは速度変調用の238MHz、速度変調・加速用の476MHz、エネルギー変調(パンチ圧縮)・加速用の2856MHz、加速用の5712MHzの空洞である。これらの加速空洞に安定な高周波を供給するために、図1のシステムを構築した。このシステムは、基準信号発生器、IQ変調器、IQ検出器、AD・DA-VMEモジュール、クライストロン駆動用600W半導体増幅器、クライストロンなどから構成されている。RF基準信号は、位相安定ケーブル(5ppm/°K)を用いて信号源から各機器まで伝送している。次に各機器の詳細について述べる。

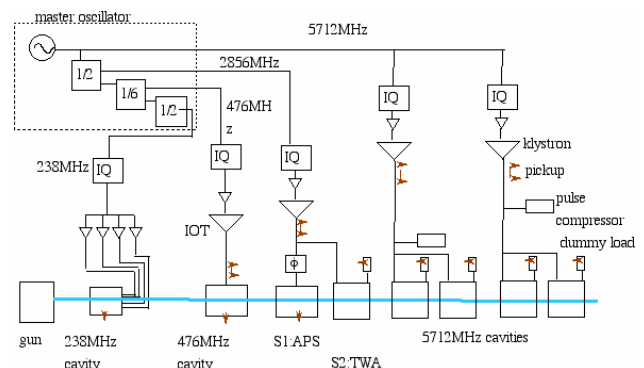


図1: RF機器構成概念図。

2. 1 基準信号発生器

RF基準信号の発生のために低ノイズの基準信号発生器を開発した。目標性能としては、市販のシンセサイザー出力の位相ノイズに比べ10dB以上優れた位相ノイズを目指した。具体的には5712MHzの信号の

1kHzオフセットにおける位相ノイズは -120dBc/Hz 以下である。低ノイズの水晶発振器出力、RFコム発生器およびPLL回路を組み合わせることで低位相ノイズの5712MHzの信号を作った。この信号を分周することにより他の周波数の基準信号を作っている。高精度のタイミング信号の発生^[3]にはここで作られた238MHzおよび5712MHzが用いられている。またIQ変調器、IQ検出器や高精度のビーム位置モニタBPM^[4]でも使用する2380MHz、5236MHzのローカル信号もこの信号発生器で作っている。この信号源の出力の位相ノイズの測定は、アジレントE5052シグナルソースアナライザを用いて行った。5712MHzの信号の位相ノイズは、図2に示すように1kHz以上のオフセット周波数において -120dBc/Hz 以下と、目標を満足した優れた性能を示している。

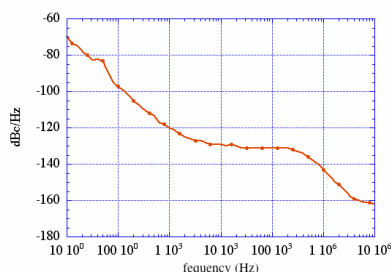


図2：5712MHz信号の位相ノイズ。

2. 2 IQ変調器、IQ検出器

RFパルス信号の生成、および位相と振幅の変調・検出にはIQ変調器・検出器を用いている。変調および検出の精度は、振幅について0.2%以下、位相にして0.3度以下を目標とした。238MHz、476MHzの信号の変調、検出は直接行っているが、2856MHz、5712MHzの信号はそれぞれの周波数から476MHzだけ低い中間周波数の信号を用いて変調、検出を行っている。これはIQ変調器、検出器を設計した時点で入手可能なミキサICの周波数帯域制限による。ミキサIC、周波数コンバーターなどの主要な部品は、温度変化を抑えるためにヒーターによって ± 0.1 度に温度調整されたアルミ板の上に取り付けられている。

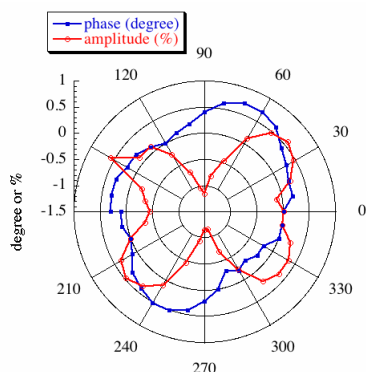


図3：IQ変調器についての位相、振幅の誤差。

IQ変調器の位相ノイズは、DCの制御電圧を印可しE5500を用いて測定した。キャリアからのオフセット周波数が1kHzから10MHzの範囲において、位相ノイズの増加は5dB以下であった。IQ変調器の設定値の直線性については、ネットワークアナライザを用いて連続RF信号に対して測定を行った。位相偏差、振幅偏差の測定結果を図3に示す。位相偏差は $+0.3$ 度から -0.6 度の範囲に、振幅偏差は0%から-1%の範囲に収まっている。この偏差はミキサICの非直線性などに起因するもので、再現性を有しており、たとえば補正テーブルを使って設定値に対する直線性を向上させることは可能である。IQ検出器についてトロンボーンを用いて位相応答の直線性を測定した。その応答は ± 0.3 度の範囲に収まっていた。

2. 3 DAC、ADCボード

IQ変調器の制御信号の生成、IQ検出器出力のデジタル化のために、238MHzのクロックで動作する12bitのDAC（波形発生装置）および12bitのADC（波形記憶装置）を開発した^[5]。DACの出力およびADCの入力は、インピーダンスが 100Ω の差動信号を用いてノイズの影響を受けにくくしている。IQ検出器やIQ変調器とADC、DACボードとの間の接続には、シールド付きツイストペアのケーブルを用いている。DAC、ADCボードの入出力段のアンプにはMHz領域まで $10\text{nV}/\sqrt{\text{Hz}}$ 以下のノイズ特性を持った高速OPアンプを用いている。ADCは運転中に異常波形を観測した場合、その波形をメモリに保存する機能も持たせた。238MHz、476MHz、2856MHzの加速空洞励振信号のパルス幅はそれぞれ $100\mu\text{s}$ 、 $50\mu\text{s}$ 、 $2.5\mu\text{s}$ である。1波形のレコード長は2048である。238MHz、476MHzのパルスに対してこの長さは十分ではないため、データに対してFIRフィルタを用いて1/16の間隔で間引くプログラムを持つボードを、これらの周波数を扱うために準備した。5712MHz信号については高周波パルスコンプレッサー（SLED）を用いて出力を増幅するために、励振信号の位相を途中で 180 度反転する必要がある。DACには設定したタイミングでそれ以降の波形について位相反転を行う機能を持たせた。

パルス応答について矩形のDAC出力波形をADCに直接入力して測定した結果を図4に示す。系の立ち上がり時間は10%-90%で20ns程度でありパルス変

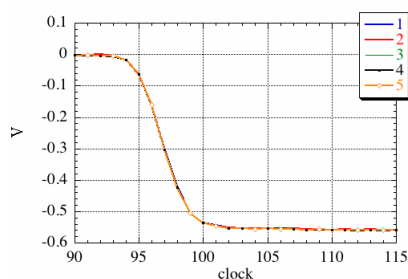


図4：DACとADCを直接接続した系での立ち上がり時間の測定。1クロックは4.2nsに対応する。

調に対して十分な応答を持っていた。

2. 4 実運転時の性能

運転中の加速器で、パルス動作の238MHz、478MHz定在波空洞、2856MHz-APS空洞のピックアップ信号波形および、2856MHz、5712MHz進行波管の擬似負荷からの信号波形を測定した。結果を図5に示す。波形内の位相、振幅の安定度について、例えば238MHz空洞ピックアップ信号については、パルス波形の最後の1 μ s区間で位相の安定度は1 σ で0.1度、振幅の安定度は1 σ で0.2%であった。図6には、2006年7月21日の運転中の238MHz空洞の電圧、位相のトレンドを示す。空洞駆動用の238MHz,12kW半導体増幅器の、温度変化による2時間程度の時定数を持つ振幅変動がみられる。位相変動については標準偏差が0.2度に収まっていた。

加速器全体の安定度については、250MeVビームのエネルギー変動が測定され、短時間での安定度として1 σ で0.1%という値を得ている^[6]。

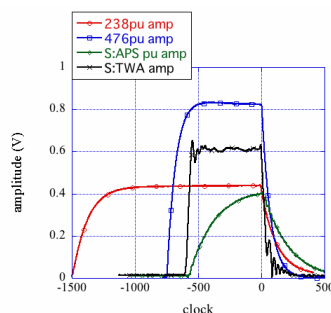


図5： 空洞ピックアップ信号もしくは模擬負荷信号の振幅波形。

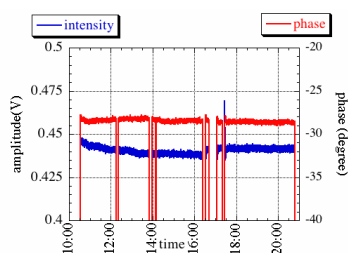


図6： 238MHz 空洞ピックアップ信号の振幅および位相のトレンド。

2. 5 パルス内位相変動の補正

補償制御の実現性を評価するために、以下の予備的な実験を行った。Sバンドクライストロン出力は、クライストロンに印加される高圧のリプルおよびクライストロン駆動用半導体増幅器のパルス内の熱平衡の影響で、位相に変動が生じる。この位相変動を、IQ変調器に入力する波形を調整することにより補正することを試みた。補正なしの状態でも測定した位相測定データの逆符号の波形データをIQ変調用DACの制御位相波形として設定した。図7に結果を

示す。補正により ± 5 度の変動が ± 0.8 度まで変動を抑えることができた。

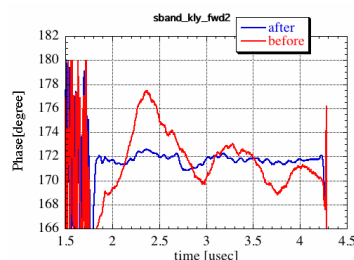


図7： DAC 位相波形の補正の前後での2856MHzクライストロン出力の位相。

3. まとめ

低位相ノイズの基準信号発生器においては5712MHz信号の位相ノイズとして1kHzオフセット周波数において-120dBc/Hzを達成した。この信号源と、高速DACと高分解能IQ変調器、高速ADCと高分解能IQ検出器の組み合わせにより、238MHzの空洞ピックアップ信号に対してパルス内の振幅変動が0.2%、位相変動が0.1度の安定性を達成した。長期変動については電源投入3時間以降では振幅変動0.4%、位相変動0.2度を達成している。これらのRF機器を組み合わせるとSCSS試験加速器では調整運転が行われており、250MeVビームの短期間のエネルギー変動は1 σ で0.1%を達成した。また、補償制御に関する予備的な実験では、誤差低減の可能性を示した。今後、DAC出力波形の微調整によるRFパルス波形内での振幅、位相のさらなる安定化、電源投入時の温度変化に起因する振幅、位相の変動に対するフィードバックなどを行う予定である。

XFEL計画では、450mに及ぶ距離にわたって74台のCバンドクライストロンが用いられる予定である。今後は、基準信号を長距離で各機器に安定に伝送するシステム、5712MHzの信号について中間周波数を介さずに直接変調・検出する、IQ変調・検出器などが必須であり、開発を進める予定である。

参考文献

- [1] S. Shintake, et. al., "Status of SCSS Test Accelerator and XFEL Project in Japan", in this conference
- [2] Y. Otake, et. al., "Sub-pico-second Trigger and Phase Control for SCSS", in this conference
- [3] N. Hosoda, et. al., "Timing system of SCSS Prototype Accelerator", in this conference
- [4] H. Maesaka, et. al., "Performance of the beam position monitor and the charge monitor at the SCSS prototype accelerator" in this conference
- [5] T. Ohata, et. al., "Control system of the SCSS prototype accelerator", in this conference
- [6] H. Tanaka, et. al., "Beam performance of the SCSS prototype accelerator", in this conference