

J-PARC MR の VME-bus 計算機の 10 年運用経験と信頼度評価

J-PARC MR'S EXPERIENCE OF VME-BUS COMPUTERS IN THE LAST DECADE

上窪田紀彦^{#,A)}, 山本昇^{A)}, 山田秀衛^{A)}, 吉田奨^{B)}, 根本弘幸^{C)}

Norihiko Kamikubota^{#,A)}, Noboru Yamamoto^{A)}, Shuei Yamada^{A)}, Susumu Yoshida^{B)}, Hiroyuki Nemoto^{B)}

^{A)} High Energy Accelerator Research Organization (KEK) / SIKENDAI / J-PARC Center

^{B)} Kanto Information Service (KIS)

^{C)} ACMOS Inc.

Abstract

In the construction phase of J-PARC MR, we selected VME-bus computers as highly-reliable front-end computers. VME-bus computers, 3 models and about 90 pieces in total, were introduced around 2007. They contributed the initial beam commissioning of MR in 2008. Most of them have been used for MR even now, 2016.

After the year 2011, corresponds to 5-year since the introduction, some of VME-bus computers showed memory troubles. In this report, summary of such troubles is given and review of the initial decision is discussed.

1. はじめに

J-PARC MR 加速器は 2008 年にビーム運転を開始し、現在(2016 年)も大強度化への挑戦を続けている[1,2,3]。この挑戦を支える J-PARC MR の制御システムは、EPICS[4]で構築されている[5,6]。電源や高周波など、機器制御信号との取り合いとなる front-end computer を、EPICS では IOC (Input-Output Controller) と呼ぶ。

MR ビーム運転開始時(2008 年)は、約 90 台の VME-bus 計算機を IOC とした。現在(2016 年)では VME 以外の IOC も導入され、約 170 台の IOC (VME は約 80 台)を運用している。

この報告では、VME-bus 計算機を対象に過去 10 年間の運用でのトラブルを報告し、長期的な信頼性について議論する。

2. VME-bus computers as reliable front-end

2.1 IOC の初期構想

MR の制御システムは、2005-2006 年頃に基本設計が行われた。高信頼度の IOC としては、当時標準的な VME-bus 計算機を選択した。一方、現在では VME 以外の IOC も導入している。MR 運転で稼働する IOC の種類と数(2016 年 6 月時点)を Table 1 に示す。VME 以外の各 IOC の概略(サバ太郎型以外)については[7]を、または Table 1 に示した各 ref.を参照されたい。

MR は数秒単位の「遅い」サイクルの加速器で、ms 単位の real-time 性は不要である。このため、VME-bus 計算機とペアでよく使用される Real-time OS (VxWorks)は見送り、Linux OS を採用した。Linux はコストや保守性に優れていたほか、汎用アプリケーションが豊富で、挑戦的なコミッショニングが前提の MR には良い相性と思われた。このような背景で、VME の CPU には、Power-PC ではなく Intel 系のものが選ばれた。

Table 1: List of IOCs in J-PARC MR Control

通称	IOC 種類	台数	用途、[ref.]
“ioc”	VME 型 (V7807, V7865,SVA041)	54 台	波形処理用、Net 機器用
“tioc”	VME 型 (V7700)	25 台	Timing 用 [8]
“pioc”	PLC/Linux 型 (FA-M3/F3RP61)	45 台	基本 I/O 用 [9,10]
“sioc”	サバ太郎型 (Pinon Type-P)	11 台	Net 機器用 [11,12]
“vioc”	仮想マシン上の IOC (Linux KVM)	25 台	汎用 [13,14]
“uioc”	Serial 専用機/Linux (microIOC)	3 台	RS485 用

2.2 VME CPU 機種と運用

MR 制御に必要な VME 型 IOC は、便宜上3つの系統に分けている。(a)「高級」は、ネットワーク経由で取得した WE7000 計測器[15]やオシロの波形データ処理に用いる。CPU 能力や memory サイズに余裕が必要である。(b)「普通」は、NetDev[16]を使用した Ladder-PLC などネットワーク機器の単純制御に用いる。(c)「普通(timing)」は、VME timing module 制御用で、VME-bus I/O が必須となる。

2006 年、この3系統に適合する VME CPU board を市場で調査した。(a)「高級」には V7807(2009 年以降の追加購入では後継機の V7865、「超高級」とも称す)、(b)「普通」には SVA041、(c)「普通(timing)」には V7700 を選択した。現在までの CPU 購入数は、「高級」が 37 台 (V7807 と V7865 の合計)、「普通」が 38 台、「普通(timing)」が 29 台である。これら3系統の CPU board 情報を Table 2 に、実際の使用例を Figure 1 に示す。

[#] norihiko.kamikubota@kek.jp

MR での VME 型 IOC の運用は、以下の特徴がある。

- Network boot 起動と diskless 環境を実現。
- Scientific Linux 4 を採用 (現在は timing 用を除き Scientific Linux 6 に update)。
- Linux boot image を、可能な限り機種横断で共通化し、管理を簡単にした。
- V7700 以外は VME-bus I/O をしない。
- SVA041 と V7700 は、ほぼ同じ Spec。

Table 2: List of VME-CPU Boards

Model	系統	Spec.
V7865 (VMIC)	高級 (超高級)	Core Duo T2500 (Yonah) 2C2T / 2.0GHz / 3GB memory
V7807 (VMIC)	高級	Pentium M (Dothan) 1.8GHz / 1GB or 1.5GB memory
SVA041 (Sanritz)	普通	ULV Celeron M (Banias-512k) 600MHz / 512MB memory
V7700 (VMIC)	普通	Celeron M 400MHz / 512MB memory

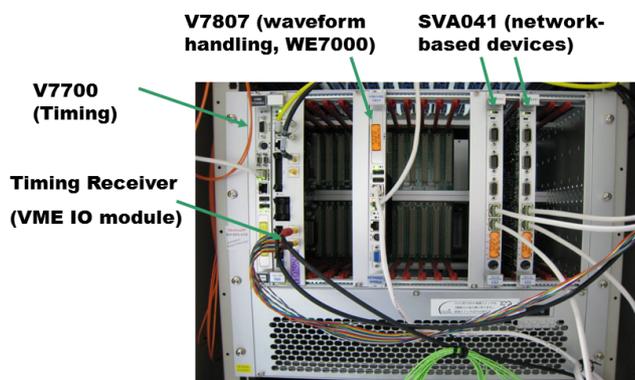


Figure 1: Typical layout of VME-CPU boards.

3. 長期運用での信頼性 (10 年運用経験)

3.1 はじめに

2008 年の MR ビーム運転開始からの数年間、VME 型 IOC は故障も無く順調に稼働した。しかし 2011 年以降はメモリ故障、2014 年以降は CPU board 本体の故障が発生するようになった。

3.2 故障例1:メモリ故障

2011 年以降、計画停電 (主に夏) のあとの復電で、必ずメモリ故障が発生するようになった (Table 3、Figure 2 参照)。メモリ故障には、以下の特徴がある。

- 復電時に VME CPU が起動しないことで気づく。計画停電前までは問題なく動作している。
- 単純な memory card の故障で、card 交換で VME CPU の動作は復旧する。
- SVA041 が多いが、V7807 でも故障する。一方、V7700 や V7865 では故障しない。
- Memory card は、ECC 付き 512MB (当時の標準)。

2014 年夏、メモリ故障の原因について関係各社と協議しつつ原因を追った。電源投入時に故障することから、VME crate の電源ユニットを点検したが、異常はなかった。最初の数年は MR 第 1 電源棟での故障が多かったため、場所由来の問題が無いか調査したが、決め手はなかった。2 社・2 機種の VME CPU board で故障することから、memory card 自身に問題がある可能性が残った。

2014 年 12 月、SVA041 の供給元サンリツオートメーション社から、memory card で使われている DRAM chip が故障していること、chip のトランジスタの不具合、動作不良となるのは電源投入時、等の報告があった。後に chip の製造元 Micron 社から技術資料 (2015 年 1 月付) が公表された [17]。この資料では：

... under certain usage conditions over extended time periods, may result in the inability of a small percentage of the devices to properly power on after a power cycle event. The issue affected a limited subset of 95nm DDR1 and DDR2 products manufactured before December 2010.

The root cause of the (一部略) failure is the degradation of a single transistor on the silicon chip.

と説明されている。追跡調査すると、Table 3 で示されるメモリ故障を起こした CPU board は、SVA041 も V7807 もすべて 2007 年の購入分 (入札) に集中していた。

Table 3: Number of Broken Memory Cards

2011	2012	2013	2013	2014	2015
11 月	08 月	09 月	12 月	07 月	07,09 月
1 枚	2 枚	2 枚	2 枚	3 枚	11+1 枚

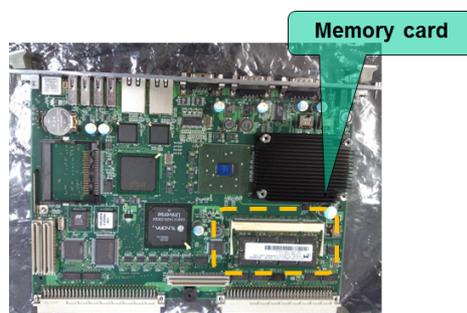


Figure 2: Memory card on a SVA041 CPU board.

3.3 故障例2:本体故障

2014 年以降、CPU board 本体の故障が発生している。本体故障はほとんどが「高級」CPU で、故障するのは購入後 5-8 年後である。

- 2014 年 7 月の計画停電・復電時、V7807 3 台 (いずれも 2009 年 7 月購入) が故障した。CPU board のメモリコントローラデバイスの不良で、デバイスを交換した。メーカーによると、ロット不良の情報は無い。
- 2015 年 7 月の計画停電・復電時、V7807 が 2 台、V7865 が 1 台、故障した。購入時期は、2007 年 10 月、2009 年 7 月、2009 年 10 月、と分散している。V7807 2 台はメモリコントローラデバイス不良、V7865 1 台は DDRMA デバイス不良と診断された。これら 6 台の故障はすべてメモリデバイス関連で、復電時

に故障している。共通の根本原因があるか調査中である。

その他、IOC が稼働中に突然停止した例を紹介する。

- 2014 年 12 月 24 日、稼働していた V7865 (2014 年 3 月購入) が突然故障・停止した。U25 (ICH デバイス) の再半田/交換を実施。CPU board に機械的な応力がかかっていた可能性がある。
- 2011 年 2 月 21 日、稼働していた V7700 (購入時期不明) が突然停止した。単純な再起動で復旧した。6 月に on-board ボタン電池の液漏れが見つかった。Board 清掃、ボタン電池を交換。他の CPU board のボタン電池を総点検したが異常は無かった。

3.4 【参考】VME CPU 購入・故障年代記

2006 年から 2015 年までの VME CPU board の購入と故障の履歴を Figure 3 に示す。黒字が購入、青字がメモリ故障、赤字が本体故障である。MR ビーム運転開始の 1 年前 (2007 年) に多数の CPU が導入されている。

メモリ故障 (青字) が 2007 年導入の SVA041 と V7807 に集中していること、2015 年までに全 33 台 (22 台) の SVA041 (V7807) のうち 17 台 (5 台) で故障したことが分かる。また、本体故障 (赤字) が、導入後約 5-8 年を経過した 2014 年以降に発生していることが見て取れる。

機種	2006	2007	2008	2009	2010	2011	2012	2013	2014	2015
超高級 V7865				2購入 ->本故1 (2015) ->本故1 (2016)	3購入	2購入			3購入 ->本故1 (2014)	2代増 1本体 故障
高級 V7807	2購入 ->本故1 (2009) 検外	22入札 ->本故5 (2013) ->本故1 (2015) ->本故2 (2016)		3購入 ->本故5 (2014) ->本故1 (2015)				2Mem 故障	3本体 故障	3Mem 故障 2本体 故障
普通 Sva041	1購入	33購入 ->M故20 (2011-)		4購入		1Mem 故障	2Mem 故障	2Mem 故障	3Mem 故障	8+1Mem 故障
普通 V7700	3購入	4購入 18入札	4購入							

Figure 3: VME-CPU chronicle over the last 10 years.

4. 議論

4.1 VME 選択は正しかったか

2011 年以降、計画停電のたびに故障対応が必要になったが、その頻度を考えると残念感がある。メモリ故障は VME 本体の問題では無いが、対応では消耗する。

VME CPU 4 機種のうち、「普通」の SVA041 (全 38 台) と V7700 (全 29 台) の本体は、10 年間で 1 台も故障していない。期待通りの高信頼性だった。一方、「高級」の V7807 と V7865 は、5-8 年経過後に少なからぬ本体故障が発生している。今後の原因調査を待ちたい。

4.2 故障は予見できなかったか

今回のメモリ故障のように、4-5 年後から不具合を起こす部品が board に載っていることを知るすべはあるまい。2007 年の大量購入時期と不具合部品のロットが重なったと考えられるが、不幸な偶然であった。

我々ができる対策は、特定のロット集中を避ける分散調達であろう。ただし、経済的には不利になる。次期 IOC 候補であるサバ太郎型は、V7807 や SVA041 の後継機

種である。購入時期をずらして特定のロットが集中しないよう配慮しつつ、少しずつ機種更新を進めている[12]。

謝辞

この報告を用意するにあたり、サンリツオートメーション株式会社の外山亮治様と、株式会社エルエッチエスの白田盛明様にご協力いただきました。深く感謝致します。

参考文献

- [1] S. Igarashi *et al.*, “Accelerator Based Neutrino Experiments T2K J-PARC”, Proc. of 13rd Annual Meeting of Particle Accelerator Society of Japan, Chiba, Aug. 8-10, 2016, MOOLP03, to be published (2016).
- [2] M. Tomizawa *et al.*, “Present Status and Future Plans of J-PARC Slow Extraction”, Proc. of 13rd Annual Meeting of Particle Accelerator Society of Japan, Chiba, Aug. 8-10, 2016, MOOM05, to be published (2016).
- [3] S. Igarashi *et al.*, “Recent Progress of J-PARC MR Beam Commissioning and Operation”, Proc. of High-Intensity and High-Brightness Hadron Beams (HB2016), Malmö, Sweden, July 3-8, 2016, MOAM6P60, to be published (2016).
- [4] <http://www.aps.anl.gov/epics/index.php>
- [5] N. Kamikubota *et al.*, “J-PARC Control toward Future Reliable Operation”, Proc. of ICALEPCS 2011, Grenoble, France, October 2011, pp.278-381.
- [6] M. Kamikubota *et al.*, “Improvement of Computer Systems for J-PARC MR Control”, Proc. of 9th Annual Meeting of Particle Accelerator Society of Japan, Osaka, Aug. 2012, pp.741-744.
- [7] H. Nemoto *et al.*, “IOC Surveillance System for J-PARC MR Control”, Proc. of 9th Annual Meeting of Particle Accelerator Society of Japan, Osaka, Aug. 2012, pp.745-747.
- [8] N. Kamikubota *et al.*, “Operation Status of J-PARC Timing System and Future Plan”, Proc. of ICALEPCS 2015, Melbourne, Australia, October 2015, pp.988-991.
- [9] J. Odagiri *et al.*, “Applications of EPICS on F3RP61 to Accelerator Control”, Proc. of ICALEPCS 2009, Kobe, Japan, October 2009, pp.916-918.
- [10] J. Odagiri *et al.*, “Application of Embedded EPICS to SuperKEKB Accelerator Control”, Proc. of 9th Annual Meeting of Particle Accelerator Society of Japan, Osaka, Aug. 2012, pp.206-208.
- [11] http://www.pinon-pc.co.jp/hp/?page_id=102
- [12] S. Yamada, “Deployment of a Tiny Fanless Server as IOC in J-PARC Main Ring”, Proc. of 13rd Annual Meeting of Particle Accelerator Society of Japan, Chiba, Aug. 8-10, 2016, MOP092, to be published (2016).
- [13] N. Kamikubota *et al.*, “Virtual IO Controller at J-PARC MR using XEN”, Proc. of ICALEPCS 2011, Grenoble, France, October 2011, pp.1165-1167.
- [14] N. Kamikubota *et al.*, “Virtual Machines in J-PARC MR Control”, Proc. of 10th Annual Meeting of Particle Accelerator Society of Japan, Nagoya, Aug. 2013, pp.721-724.
- [15] M. Takagi *et al.*, “Linux Support of WE7000 EPICS Driver for J-PARC MR”, Proc. of 3rd Annual Meeting of Particle Accelerator Society of Japan, Sendai, Aug. 2006, pp.448-450.
- [16] J. Odagiri *et al.*, “Development of EPICS Device/Driver Support Modules for Network-based Devices”, Proc. of 3rd Annual Meeting of Particle Accelerator Society of Japan, Sendai, Aug. 2006, pp.925-927.
- [17] http://www.micron.com/~media/documents/products/customer-service-note/csn37_95nm_legacy_dram.pdf