

## FMC を用いた汎用 VME モジュールの開発と応用 (3) - SuperKEKB での応用 : モジュールの性能試験 -

### DEVELOPMENT AND APPLICATION OF VME MODULE WITH FMC INTERFACE (3) - EVALUATION TESTS FOR SUPERKEKB -

佐々木信哉<sup>#, A, C)</sup>, 秋山篤美<sup>A, C)</sup>, 岩崎昌子<sup>A, C)</sup>, 阿部利徳<sup>B, C)</sup>, 池野正弘<sup>A, C)</sup>, 庄子正剛<sup>A, C)</sup>  
Shinya Sasaki<sup>#, A, C)</sup>, Atsuyoshi Akiyama<sup>A, C)</sup>, Masako Iwasaki<sup>A, C)</sup>, Toshinori Abe<sup>B, C)</sup>, Masahiro Ikeno<sup>A, C)</sup>,  
Masayoshi Shoji<sup>A, C)</sup>

<sup>A)</sup> High Energy Accelerator Research Organization (KEK)

<sup>B)</sup> Japan Synchrotron Radiation Research Institute (JASRI)

<sup>C)</sup> Open-It

#### Abstract

We have developed a VME module with an FMC interface and a TTL-NIM-IO mezzanine card as a project of Open-It. The VME modules and the mezzanine cards are planning to be used for the injection control signals communication and the software abort request system for SuperKEKB. We adopt Aurora protocol for the signals communication. A result of evaluation tests shows that a latency of Aurora is about 800 ns at 50 MHz user clock, and the software abort request system for the SuperKEKB Phase 1 commissioning can be configured of a FPGA evaluation board and the mezzanine card. This paper describes the result of the evaluation tests and the current development status.

#### 1. はじめに

現在建設が進められている SuperKEKB 加速器は KEKB 加速器の 40 倍のルミノシティの実現を目指す電子・陽電子衝突型加速器である<sup>[1]</sup>。

SuperKEKB では SuperKEKB 加速器と Belle2 測定器間における injection control 信号送受信システムの新システム開発やソフトウェアサポートリクエスト、最終収束系超電導電磁石クエンチ検出信号の送信システムの構築が必要となる<sup>[2]</sup>。これらのシステムは LVTTTL・NIM レベルの信号の入出力ができることや、FPGA を利用して論理変更が柔軟にできること、計算機と通信ができることなど要求される機能に共通点が多い。そのため、これらのシステムは FPGA Mezzanine Card (FMC) を用いた汎用 VME モジュールに信号入出力を取り扱うためのメザニンカードを装着して構築することにした。

FMC を用いた汎用 VME モジュールは Open-It のプロジェクトとして開発を進めているモジュールである<sup>[3]</sup>。メザニンカードを取り替えることで様々な用途に使用することができる。このモジュールには FMC コネクタの他に SFP+ や、1Gbps のイーサネット、LVTTTL の入出力が付いている。SuperKEKB 用に使用するメザニンカードは LVTTTL と NIM レベルの信号を取り扱うためのものであり、汎用 VME モジュールと合わせて新規に開発された。

injection control 信号の送受信には汎用 VME モジュールに搭載されている SFP を利用した高速シリアル通信を用いる。通信プロトコルには Xilinx が提供する Aurora<sup>[4]</sup>を使用する。

本稿では FPGA 評価キットを使用した評価試験結

果と現在の開発状況について報告する。

#### 2. TTL-NIM-IO メザニンカード

TTL-NIM-IO メザニンカードは SuperKEKB の制御用に開発した FMC モジュールである。信号入出力用のコネクタには LEMO コネクタを使用しており、LVTTTL の入力・出力がそれぞれ 8ch、NIM レベルの入力・出力がそれぞれ 8ch、計 32ch の入出力が可能である。FMC コネクタは Low Pin Count (LPC) を使用している。

通常の FMC モジュールのサイズでは 32ch 分の LEMO コネクタを前面に出すことができない。したがって、メザニンカードのサイズは 1 幅の VME モジュールと同じサイズにしている。そのため、汎用 VME モジュールと合わせて使用すると VME 2 幅分のスペースが必要になる。また、ボードの横幅を調整することを目的に、汎用 VME モジュールと TTL-NIM-IO メザニンカードの間に接続して使用する中継ボードを開発した。この中継ボードは 2 つのボード間の信号を中継する他、搭載された 16 個の LED を汎用 VME モジュールから制御することができる。中継ボードが接続された TTL-NIM-IO メザニンカードを Figure 1 に示した。

#### 3. Aurora 評価試験

##### 3.1 Aurora プロトコル

SuperKEKB 加速器と Belle2 測定器間における injection control 信号の送受信には SFP を利用した高速シリアル通信を用いる。その通信プロトコルには Xilinx が提供する Aurora プロトコルを使用する。

Aurora はポイント・ツー・ポイントでデータの高

<sup>#</sup> shinya.sasaki@kek.jp



Figure 1: TTL-NIM-IO mezzanine card.

速シリアル通信を行うためのリンク層のプロトコルである。プロトコルの仕様は公開されており、Xilinx の FPGA であれば無償で Aurora の IP コア (Intellectual Property Core) を使用することができる。エンコード方式の違いにより 8B/10B プロトコルと 64B/66B プロトコルに分けられ、それぞれの IP コアが用意されている。主にチップ間通信やボード間通信をターゲットにしたプロトコルであるが、光インターフェースを用いたボックス間通信にも使用することが出来る。ソースコードとして提供されているため、動作の変更も可能である。また、インターフェースが AXI4-Stream になっており、簡単に使用することができる。クロック周波数やレーン数の選択によって 480Mbps ~ 100Gbps のスケラブルなスルーputを得ることができる<sup>[5]</sup>。

Aurora は誤り検出や誤り補正、アドレス機構を定義していない。そのため、それらの機能を実現するには、より上位のプロトコルによって扱わなければならない。

injection control 信号は 10MHz 程度でデジタルサンプリングを行い、Aurora による通信でその情報を送受信する。通信の物理層には SFP を使用し、約 2km のシングルモードファイバを介して通信が行われる。安定した加速器運転には送受信された情報に誤りがないことを保証することが必要になるが Aurora プロトコルでは誤り検出の方法は定義されていない。そのため、誤り検出符号を通信データに付加して通信することが必要になる。

### 3.2 FPGA 評価キットを用いた Aurora の評価試験

FPGA 評価キットを使用して Aurora の試験を行った。評価キットは Artix-7 FPGA AC701 評価キット<sup>[6]</sup>を使用した。この評価キットは汎用 VME モジュールでも使用している FPGA Artix-7 の評価キットであり、FMC コネクタ、SFP が搭載されている。

試験構成を Figure 2 に示した。試験において Aurora のレーン数は 1 レーンとし、1Gbps のスルー

putで使用した。試験ではパルスジェネレータから 2Hz の方形波を出力し、評価キットの SMA コネクタに信号を入力している。入力された信号は約 10MHz でサンプリングされ、サンプリングされたデータは SFP のトランスミッタから送信される。送信されたデータは LC-LC 光ファイバで SFP のレシーバにループバックされる。ループバックして受信したデータに応じて評価キットの LED を点滅させる。

試験の結果、入力信号に合わせて評価キットの LED が 2Hz で点滅することを確認し、評価キット上で Aurora による通信が正しく行われていることが確認できた。

### 3.3 シミュレーションによる Aurora の動作確認

Xilinx の Vivado シミュレータによって、Figure 2 の構成で試験した Aurora のシミュレーションを行い、Aurora でデータを送信してから受信するまでのレイテンシを確認した。シミュレーションの結果、レイテンシは Aurora で使用する user\_clk で 37 クロックであることが確認できた。今回の試験では user\_clk を 50MHz としているため、レイテンシは 740ns となる。

シミュレーションで信号のサンプリング周期についても確認を行った。試験では Aurora がデータ送信可能であることを AXI4-Stream の s\_axi\_tx\_tready 信号で確認してから入力信号をサンプリングし、データの送信を行うようにしている。シミュレーションの結果 user\_clk で 5 クロック周期にデータを送信していることを確認した。したがって SMA からの信号入力のサンプリングは 10MHz で行われる。

### 3.4 CRC を有効にした Aurora のシミュレーション

Aurora プロトコルでは誤り検出や誤り補正を定義していないが、Aurora の IP コアでは Cyclic Redundancy Check (CRC) による誤り検出がオプションとして提供されている。CRC のオプションを有効にした場合、レイテンシやサンプリング周期がどのように変化するかを確認するため、シミュレーションを行った。シミュレーションの結果、レイテンシは user\_clk で 43 クロック、つまり 860ns となった。CRC の処理が追加された分レイテンシが大きくなった。一方、データの送信周期は user\_clk で 7 クロック周期となった。そのため信号入力のサンプリング

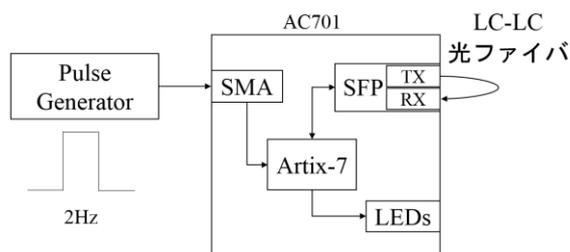


Figure 2: Configuration of Aurora evaluation test.

周期は約 7MHz となる。

誤り検出の方法として IP コアで提供されるオプションの CRC を使用するかどうかはレイテンシや繰り返し周期を含めて今後検討する必要がある。オプションの CRC を使用しない場合は他の誤り検出方法を実装しなければならない。

#### 4. ソフトウェアアポートリクエストの実装と評価試験

ソフトウェアアポートリクエストは SuperKEKB に向けて改良・再構築を行う必要があり、汎用 VME モジュールと TTL-NIM-IO メザニンカードによって構成する予定であった。しかし、汎用 VME モジュールの開発が遅れており、SuperKEKB の Phase 1 の運転が予定されている 2 月までに間に合わない可能性がある。そのため、Phase 1 では FPGA 評価キットと TTL-NIM-IO メザニンカードでソフトウェアアポートリクエストを構成することとなった。

ソフトウェアアポートリクエストに使用する FPGA 評価キットには Spartan-6 FPGA SP601 評価キット<sup>[7]</sup>を使用する。この評価キットにはメザニンカードを接続するための FMC-LPC コネクタが搭載されている。また、イーサネット PHY も搭載されておりネットワークからの制御が可能である。

ソフトウェアアポートリクエストに必要な機能は以下の 2 つである。

- i. あらかじめ決められた論理にしたがって TTL、NIM レベルの入出力を制御すること
- ii. EPICS<sup>[8]</sup>からシステムを監視・制御できること以上 2 つの機能を満たすことを確認するため、EPICS のレコードによって評価キットに接続された TTL-NIM-IO メザニンカードの TTL 出力を制御する試験を行った。試験構成を Figure 3 に示した。

EPICS によってシステムを監視・制御するためには計算機と評価キット間で通信が行えなければならない。そのため評価キットには SiTCP<sup>[9]</sup>を実装した。SiTCP の RBCP を利用して、評価キット内のレジス

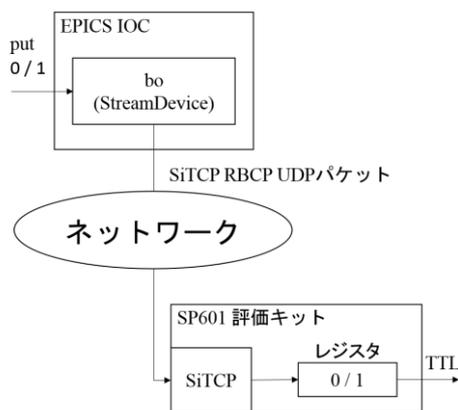


Figure 3: Configuration of beam gate control evaluation test.

タをネットワーク経由で読み書きし、TTL 出力の High / Low を制御する。EPICS IOC ではデバイスサポートに StreamDevice<sup>[10]</sup>を利用して SiTCP の RBCP パケットをやり取りし、レコードとデバイスを結び付けている。TTL 出力を制御する bo のレコードを実際に作成し caput で値を設定した結果、bo の VAL の値にしたがって TTL 出力の High / Low が制御できていることを確認した。

#### 5. まとめ

SuperKEKB の injection control やソフトウェアアポートリクエストのシステム構築に向けて、FMC を用いた汎用 VME モジュールと TTL-NIM-IO メザニンカードの評価試験を行った。評価試験には FPGA 評価キットを用いた。試験の結果、injection control において利用する Aurora を用いた通信は 800ns 程度のレイテンシで動作することが確認できた。またソフトウェアアポートリクエストは Phase 1 に向けて FPGA 評価キットと TTL-NIM-IO メザニンカードによって構成できることを確認した。最終収束系超電導磁石クエンチ検出信号送信システムについてもソフトウェアアポートリクエストと同様に構成が可能である。ロジックが確定すればビームゲートシステムも同様な構成が可能である。

今後は Aurora の誤り検出方法について検討し、IP コアのオプションの CRC を使用するか、他の検出方法を実装するかを決定する。

またそれぞれシステムの最終構成を決定して実際のシステムに組み込み、ジッタやレイテンシに問題がないかを確認する。

#### 謝辞

開発において Open-It に多大なご協力を頂きました。ここに感謝の意を表します。

#### 参考文献

- [1] Y. Ohnishi et al., "Accelerator design at SuperKEKB", Prog. Theor. Exp. Phys., 2013, 03A011.
- [2] M. Iwasaki, et al., "FMC を用いた汎用 VME モジュールの開発と応用 (2) - SuperKEKB での応用: システムデザイン -", in these proceedings.
- [3] T. Abe, et al., "FMC を用いた汎用 VME モジュールの開発と応用 (1) - 設計概念とモジュール開発、SPRING-8 での応用-", in these proceedings.
- [4] [http://www.xilinx.com/products/design\\_resources/conn\\_central/grouping/aurora.htm](http://www.xilinx.com/products/design_resources/conn_central/grouping/aurora.htm)
- [5] [http://www.xilinx.com/products/intellectual-property/aurora\\_8b10b.html](http://www.xilinx.com/products/intellectual-property/aurora_8b10b.html)
- [6] <http://japan.xilinx.com/products/boards-and-kits/ek-a7-ac701-g.html>
- [7] <http://japan.xilinx.com/products/boards-and-kits/ek-s6-sp601-g.html>
- [8] <http://www.aps.anl.gov/epics/>
- [9] T. Uchida, "Hardware-Based TCP Processor for Gigabit Ethernet", IEEE Trans. Nucl. Sci., Vol 55, No.3, 2008.6, pp. 1631-1637.
- [10] <http://epics.web.psi.ch/software/streamdevice/>