

THE ACS TUNER CONTROLLER DEVELOPMENT

Hiroyuki Suzuki^{1A)}, Tetsuya Kobayashi^{A)}, Kouichiro Hirano^{A)}, Fujio Naito^{B)}

^{A)} Japan Atomic Energy Agency (JAEA)

2-4 Shirakata-Shirane, Tokai-mura, Naka-gun, Ibaraki, 319-1195

^{B)} High Energy Accelerator Research Organization (KEK)

1-1 Oho, Tsukuba-shi, Ibaraki, 305-0801

Abstract

J-PARC linac has been developing and testing ACS acceleration cavities for energy upgrade plan. In this development we had been reusing tuner controllers which we developed in SDTL and DTL but recently we have difficulties with the existing tuners since we had improving requests for development cost and capability.

Therefore we reconsidered the existing system and decided to develop a new controller with lower cost and higher capability.

ACS TUNERコントローラの開発

1. はじめに

J-PARC linacは、エネルギー増強計画のためにACS (Annular Coupled Structure) 加速管の開発及び試験^[1]を行ってきた。ACS加速管には、高周波の共振周波数のズレを補正するために、5つの可動チューナーがありそれらを1台のステップモーターで5軸同時に、駆動出来るような構造となっている。使用されるチューナーコントローラは、DTL(Drift Tube Linac)及びSDL(Separated type Drift Tube Linac)などの開発時に製作されたチューナーコントローラで、主にPLC(Programmable Logic Controller)によって構成されている。近年、開発費および製作費の圧縮などの理由から、現在のPLCを用いた構成では、これ以上の製作費の圧縮を望めない事、ハードウェアの性能アップや改善要望などもある事から、現在のコントローラそのものを見直し、新たに開発する事が、トータルコストを低減出来ると考えた。そこでまずは、試作機を製作しそれらの評価を試みる事にした。

2. 既存のチューナーコントローラの問題点の洗い出し及び対策の検討

現在のチューナーコントローラの問題点、および今後のチューナーコントローラの性能向上に必要な不可欠なものを洗い出してみた。

- 1)現在のPLCを使った構成はモジュール数が多い割には、その機能を十分に生かしきれていない。

プログラム自体も、これといった複雑な制御をしている訳でもないなど、ある意味冗長な面がある。また、PLCを使わなければ出来ないような制御もしておらず、どちらかと言うと、モジュールの拡張性やコントローラと通信するクライアント(親機1台に対して子機3台)との歩調を合わせる意味合いが強い為、PLCを中心としたシステム構成になっているのが現状である。そのような事から、4台のうち1台が故障すると、原因を探るために他の3台をすべて停止させる必要があり、ビーム運転中などは支障をきたす事が多い。そこでPLCに代わるシステムを検討し、各々が独立した装置として機能するように改善する方向で検討する。

- 2)パルスモータードライバーや定電圧電源からのスイッチングノイズなどが、ポテンションメータのアナログ電圧にノイズとして回り込んでいて、ポジションの位置表示が安定しない。ノイズ幅はP-Pで500mV位あり、現在使用しているコントローラはすべてノイズ対策^[2]を施している。それでもチューナーのポジション位置の表示の変動幅は、±10ミクロン程度あり、完全にノイズを抑えるまでには至っていない。設計段階からノイズに対して考慮した回路を心掛ける。
- 3)現在のチューナーコントローラはパルスによる位置制御を行っていない為、制御精度が得られない。具体的な動作は、クライアントからチューナーコントローラへ指令値が書き込まれると、現在のポジション位置を指令値になるように動かす。指令値と現在値が一致した所で、チューナーの動作は停止する。その為、比較し

¹ E-mail:suzuki.hiroyuki65@jaea.go.jp

てから動作を停止させに行くまでに、どうしても時間のロスが生じる。そこで、プログラム上では、指令値の値にマイナスのオフセット(数十 μm)を与えて、早めの位置でチューナーの動作を停止させるような仕組みを施している。当然、加減速のスピード、高速、低速のパルスレートなどによっても停止する位置が変わる為、やっぱりである。せっきくパルスモーターを使用しているので制御方式をパルス制御に変更する。

- 4) 1)と同じような事項になるが、コントローラの製作費は、殆どがPLCモジュールの値段で占められている。例えば、1軸用のコントローラでも、2軸用のコントローラでも、使用するモジュールの総数が変わらない為に、システムをPLCで構築する限りは、製作費の圧縮は望めない。

3. 試作機の設計概念およびシステム概要

3.1 設計概念

- 1) PLCと同等にプログラムの書き換えが可能なFPGA(Field Programmable Gate Array)をベースにしたコントローラとする。
- 2) ポテンションメータからのアナログ電圧値及びREF電源、5-PHASE DRIVEや電源回路からのACノイズやリップルに対しても十分なノイズ対策を行う。
- 3) 制御方式をパルス制御方式に変更する。
- 4) クライアント(指令元)との通信には、Ethernetを用いて通信し、1対1の独立した制御系とする。
- 5) 表示のバラツキを今の $\pm 10\mu\text{m}$ から $\pm 5\mu\text{m}$ に抑える。

3.2 システム概要

システムブロック図について説明する。コントローラの制御は、すべてFPGAのプログラムによって制御されている。FPGAの左側にあるモーターコントローラLSI(原発振器)から、必要なパルスパターンをFPGAからの指示によって発生させ、その信号をCH毎に、demultiplexerする。demultiplexerされた信号はLD(ラインドライバー)を交えて、5-PHASE DRIVERへパルス入力され、5-PHASE DRIVERは入力されたパルスカウント分だけ、パルスモーターを駆動する。また、ADC(A/Dコンバータ)は、ポテンションからの返ってくる電圧値を逐一取り込みながら、処理をし、チューナーのポジション位置としてフロントパネルに表示する。またLAN moduleは、コントローラを制御する為に、必要な情報をクライアントのPLCから読み書きする事で、制御されるような仕組みを採っている。ノイズ対策は、ADCの基準電源やポテンションに印加するREF電源を図2のように、同一の回路から供給する事で、影響が出ないようにしている。また、使用されている電源用のICは、初期誤差や温度ドリフトに優れた、低ノイズタイプの

ICをセレクトしている。もしノイズによりADCの基準電圧が変動しても、ポテンションに印加されるREF電源も同じく変動する事で、結果ADCの最少分解能は変わらないような回路にしている。ACラインのノイズ対策は、メイン基盤と5-PHASE DRIVERの電源を別々に分け、その上でノイズフィルター通す事で、ラインからの廻り込みを遮断し、ドライバーからのスイッチングノイズなどがメイン基板側に入り込まないように対策をしている。

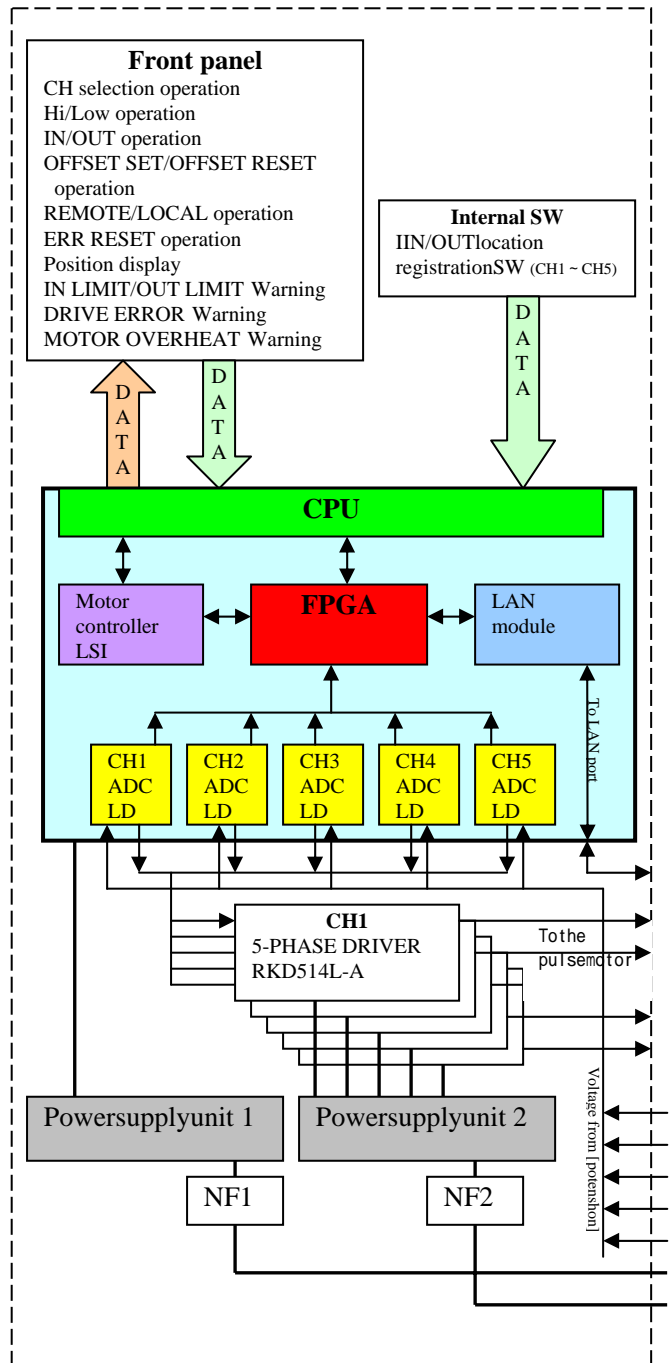


図1：システムブロック

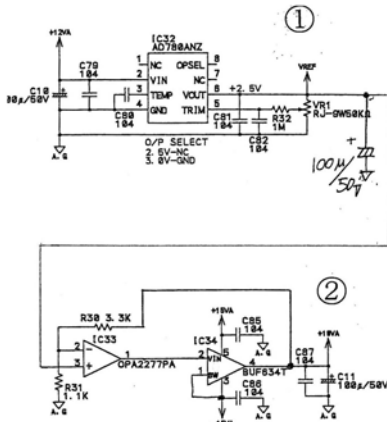
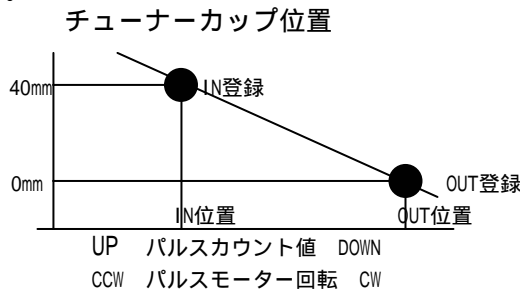


図 2 : ADC基準電源及びポテンションREF電源回路

3.3 TUNER座標表示及びキャリブレーション

ポジションの位置の計算式を図3に示す。チューナーの位置、つまりポテンションメータからの電圧をリアルタイムに取り込み、この値をmm表示座標系に換算する。その為に、カップのIN位置、OUT位置をポイントで取り込み(2点補間)、現在値、スパン巾などを与え計算する事で位置を割り出している。



ポテンションAD値:X カップ位置:Yの計算

$$Y = \frac{Y(in)-Y(out)}{X(in)-X(out)} * X + Y(in) - \frac{Y(in)-Y(out)}{X(in)-X(out)} * X(in)$$

図 3 : ポジションの位置の計算式

4 . 性能評価

試作したチューナーコントローラの評価を行った。表1は、チューナーの位置を0.00mmから40.00mmまで、10,000パルス/ステップ(4mm)ずつ動かした時の、ポジションの位置と共振周波数の関係になる。表1左側を見てみると同じ位置でもCW方向へ動かして測定した共振周波数と、CCWの方向へ動かして測定した共振周波数は必ずしも一致していない。原因はモーターのバックラッシュが原因で、CCW方向に戻す時に90µmある事が判った。そこで、バックラッシュを取り除いて測定した結果が表1右である。CW方向、

CCW方向共に周波数が一致している事を確認出来、非常に精度よく制御出来ている事が判る。また、ポジションの位置表示の誤差については、回転式抵抗器特有の特性で、パルスで制御する上では問題ないと判断した。ノイズに対してはAD値で3digit、ポジション表示に換算すると±2.5µmで、十分に抑えられたと言える。

	バックラッシュ補正なし			補正有り		
	位置設定値 mm	位置表示値 mm	周波数 MHz	位置設定値 mm	位置表示値 mm	周波数 MHz
C	0.00	0.00	971.41744	0.00	0.00	971.41744
W	4.00	4.00	971.43763	4.00	4.01	971.43763
方	8.00	8.01	971.46731	8.00	8.02	971.46731
向	12.00	12.00	971.50947	12.00	12.00	971.50947
	16.00	16.00	971.56409	16.00	16.00	971.56409
	20.00	20.01	971.63059	20.00	20.01	971.63059
	24.00	24.01	971.70481	24.00	24.01	971.70481
	28.00	28.03	971.78438	28.00	28.03	971.78438
	32.00	32.01	971.86394	32.00	32.01	971.86394
	36.00	36.02	971.93875	36.00	36.02	971.93875
	40.00	40.01	972.00525	40.00	40.00	972.00525
C	36.00	36.01	971.93934	36.00	36.01	971.93875
C	32.00	32.09	971.86513	32.00	31.99	971.86394
W	28.00	28.10	971.78556	28.00	28.00	971.78438
方	24.00	24.07	971.70659	24.00	23.97	971.70481
向	20.00	20.06	971.63119	20.00	19.96	971.63059
	16.00	16.05	971.56469	16.00	15.95	971.56409
	12.00	12.06	971.51006	12.00	11.96	971.50947
	8.00	8.05	971.46791	8.00	7.95	971.46731
	4.00	4.04	971.43763	4.00	3.95	971.43763
	0.00	0.05	971.41744	0.00	-0.06	971.41744

表 1 : 位置と周波数の関係

5 . まとめ

最後になるが、試作したチューナーコントローラは、製作費を従来の1/2程度に抑えると共に、パルス制御方式による制御精度向上、ノイズに対する安定性確保などの点で、当初の目的を十分達成出来た。今後は、9月から始まるcPCIを用いた自動TUNER制御試験などを行い量産機へフィードバックをして行く予定である。

参考文献

- [1] K.Hirano, et al., "HIGH POWER TEST OF THE FIRST ACS MODULE FOR THE J-PARC LINAC", Proceedings of the 5th Annual Meeting of Particle Accelerator Society of Japan and the 33rd Linear Accelerator Meeting in Japan (August 6-8, 2008, Higashihiroshima Japan)
- [2] H.Suzuki, et al., "Acceleration cave tuner controller position display noise measures", of the 3th Annual Meeting of Particle Accelerator Society of Japan and the 31nd Linear Accelerator Meeting in Japan (August 2-4, 2006, Sendai Japan)