

[P 1 – 2]

Beam current monitor for SPring-8

T. Kobayashi, H. Yoshikawa, S. Suzuki, A. Mizuno, K. Yanagida, H. Sakaki, Y. Ito, T. Taniuchi, S. Hukusima, A. Kuba, T. Asaka, T. Hori, H. Akimoto, M. Yamazaki, T. Ohonishi, S. Nagasawa, K. Mashiko and H. Yokomizo

Abstract

We present the low jitter trigger delay (<20ps) using delay line modules. It consists of LC delay line modules, microwave transistor, circuit board and power supply. This low jitter trigger delay circuit are used for driving grid pulser, streak camera, external trigger due to the oscilloscope and another experimental equipments.

SPring-8用低ジッター遅延回路

1.はじめに

SPring-8は、最大エネルギー1GeVの線型加速器、8GeVのシンクロトロン及び蓄積リングで構成されている。そして、タイミングシステムは、蓄積リング棟にある発振器 (508.58MHz) を基準にカウンタダウンして、1Hzのシンクロトロン電源掃引トリガや電子銃ドライブ用グリッドパルサートリガ (バーストモード、マルチパンチモード) を作り、508.58MHzキャビティのシンクロトロンと蓄積リングの加速位相に正確なタイミングで入射できるように制御している。一定のタイミングで各種パルサー、パターン電源、パルス電源等を運転し、電子ビームのタイミングにすべての構成機器の動作を正確に合わせている。ところで、当然トリガ系は遅延なしですべてのタイミングを調整する事は不可能である。したがって、基準のクロックに対して一定のタイミングで動作する事が必要になる。SPring-8ではタイミング伝送は光ファイバーを用い、光ファイバーが長くなるとタイミングの上に温度ドリフトまで加わってくる。そこで温度変化によるドリフトを同じ光ファイバーを用いてドリフトの補正を行う。その結果、非常に小さい温度ドリフト、低ジッターに抑える事が出来ている。しかし、光ファイバーを用いた低ドリフト、低ジッターシステムでトリガ遅延回路を製作すると、かなり高価なものになる。そこで我々は、ジッターの非常に少ない、しかも

温度ドリフトも少ない高性能遅延回路を試作した。この回路は加速器の安定した加速電流を得る為に有効であり、更にはビームモニター等の信号を計測する為の外部トリガとして有用である。この回路の基本性能の検証と今後の方針について報告する。

2.実験方法

回路図を図1に示す。パルスジェネレータの出力を遅延回路の入力に入れる。今回の遅延回路の構成は、LC遅延素子3ヶり、高速マイクロ波トランジスタで構成される。素子のパルスの立ち上がりを補正するために超高速マイクロ波トランジスタを用いている。マイクロ波トランジスタは、信号の立ち上がり補正と信号増幅を行っている。基板は、べたアースの硝子エポキシの両面銅箔の基板を用いた。電源ラインには、コモンモードのノイズを防止する為に、自作のフィルターを直流電源ラインに設置した。配線を極力短くする様に素子の配置等を考慮し、素子間の信号接続を50 ohmに整合させた。またケーブルによるパルスのなまりを防止するために、セミリジットケーブルで長いケーブルの引き回しを行った。高性能遅延回路の性能を確認する為に、2つの遅延回路をそれぞれ1ms遅延させて、それぞれサンプリングオシロスコープの入力と外部トリガに接続して、入力トリガ波形の立ち上がりのジッターを計測した。

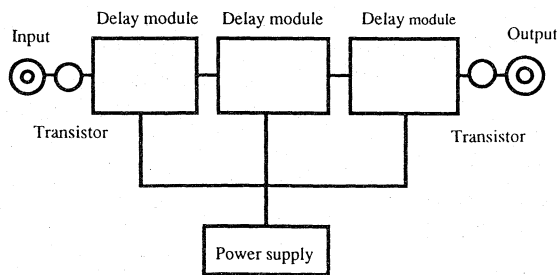


Fig.1 Low Jitter Delay Circuit

3.計測結果

図2の様に遅延回路の出力をサンプリングオシロスコープの入力信号と外部トリガ入力に同時に入れ、ジッターの計測を行った。図3にジッターの計測結果を示す。サンプリングオシロスコープの入力及び外部トリガのどちらを遅延させてもジッターの増大はない事が確認できた。試作した遅延回路では、ジッターはpeak to peak値で20ps以内である。サンプリングオシロスコープの入力及び外部トリガを遅延させてもジッターの増大はない事が確認できた。また図4に示す様に、かなり正確に遅延ができ、通常の加速器等の制御には十分な性能を持っている事が確認できた。

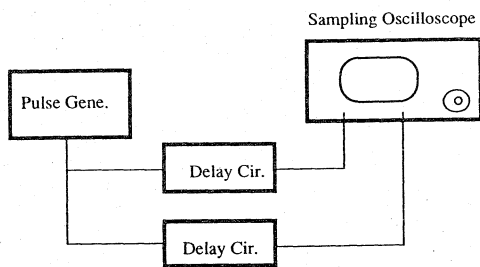


Fig.2 回路のjitter計測方法

4.まとめ

ジッターの少ない遅延回路は、加速器等の制御に使用され、最高性能を誇っている。DG535ディレイジェネレータは、peak to peak値で最小遅延に於いても約250psのジッターが生じる²⁾。遅延素子を用いたジッターの少ない遅延回路は、比較的長い遅延時間(2 μ s)に於いても、ジッターが非常に少ない事が確認できた³⁾。ドリフトは

コンパクトのモールド素子なので、外気の変化に比べてドリフト変化は非常に少なく、簡単に素子を含めた回路系を温度コントロールできる。DG535よりも設定できる遅延時間は少ないが、試作した回路系でジッターは約20psと非常に小さく、その面では性能は優れていると考えられる。これからは、どれくらいの遅延時間まで20ps程度のジッターで製作が可能であるか調査する予定である。

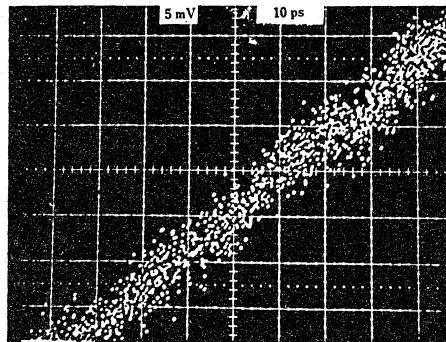


Fig.3 jitter計測時の代表的なoscilloscope波形

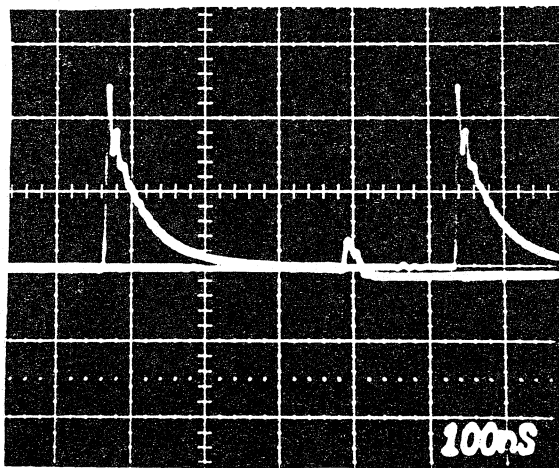


Fig.4 遅延時間の設定例

参考文献

- 1) JPC社製品カタログ
- 2) L.H.Luthjins, M.J.W. Vermeulen and M.L.Hom; Rev. Sci. Instru. 51(1980)1183.
- 3) ジッターのない高速遅延回路、応用物理、Vol.59(1990)197.